



**УНИВЕРЗИТЕТ
У НИШУ**

**Универзитетска
Библиотека
"Никола Тесла"**

**UNIVERSITY
OF NIŠ**

**University
Library
"Nikola Tesla"**



**ДИГИТАЛНИ
РЕПОЗИТОРИЈУМ
УНИВЕРЗИТЕТА
У НИШУ**

**Библиотека
Дисертације**

**DIGITAL
REPOSITORY
OF THE UNIVERSITY
OF NIŠ**

Ph.D. Theses

UNIVERZITET U NIŠU
ELEKTRONSKI FAKULTET

Mr Srđan Đorđević, dipl. ing

NOVI TOPOLOŠKI PRISTUP SIMBOLIČKOJ
ANALIZI ELEKTRONSKIH KOLA

-Doktorska disertacija-

Niš, Oktobar 2010

Sadržaj

Summary	1
1. UVOD	4
2. TEORIJSKA OSNOVA	9
2.1. GENERISANJE ANALITIČKOG IZRAZA FUNKCIJE KOLA KORIŠĆENJEM GRANIČNIH VREDNOSTI PARAMETARA	10
2.2. MATRIČNA INTERPRETACIJA METODA	14
2.2.1. Generisanje različitih tipova prenosne funkcije.....	16
3. REDUKCIJA TOPOLOGIJA	20
3.1. TOPOLOŠKE OPERACIJE	20
3.2. NULOR.....	22
3.3. EKVIVALENCIJE REDNO I PARALELNO VEZANIH ELEMENATA KOLA	23
3.4. TRANSFORMACIJE NULORA.....	27
3.5. TERMINALNI USLOVI	29
3.6. IZMENE OPISA KOLA USLED PRIMENE TOPOLOŠKIH OPERACIJA	31
4. TOPOLOŠKI DIJAGRAM ODLUČIVANJA	34
5. TEHNIKE ZA UNAPREĐENJE EFIKASNOSTI METODA	40
5.1. STATIČKI IZBOR TOPOLOŠKIH OPERACIJA.....	40
5.1.1. Statički izbor topoloških operacija prilikom određivanju imenioca	41

5.1.2. Statički izbor topoloških operacija prilikom određivanju brojioca	42
5.2. DINAMIČKI IZBOR TOPOLOŠKIH OPERACIJA	43
5.2.1. Dinamički izbor topoloških operacija zasnovan na eliminaciji elemenata	44
5.2.2. Dinamički izbor topoloških operacija zasnovan na eliminaciji i ekstrakciji elemenata.....	51
5.3. PODELA KOLA PRIMENOM TOPOLOŠKIH OPERACIJA	55
6. ILUSTRATIVNI PRIMERI	61
7. EKSPERIMENTALNI REZULTATI	71
8. ZAKLJUČAK.....	77
9. LITERATURA	81

SUMMARY

The main motivation of this dissertation is to contribute to the development of symbolic algebra in scope of electronic circuits analysis. A new original method for symbolic analysis of electronic circuits has been developed and implemented. In contrary to other commonly used methods for symbolic circuit analysis the specificity of this method lies in the fact that it is entirely topology oriented. The proposed procedure provides exact symbolic network function purely by inspecting the topology of the circuit. The method introduces a graph representation of the factorization process, that is constructed directly from a given circuit description. The dissertation is a synthesis of author's published results as well as more recent unpublished material that has emerged during the development of the dissertation.

Symbolic analysis is a procedure that generates a circuit function in the form of algebraic expressions such that some or all of the circuit elements and complex frequency are represented by symbolic variables. Unlike the numerical circuit analysis, which provides only quantitative information, symbolic circuit analysis (SCA) provides information of the qualitative contribution of each circuit parameter to the network function. Practically, SCA is mutually complementary to the numerical based electronic circuit analysis.

The main drawback of SCA is exponential growth of circuit function intricacy, memory and time requirements with the circuit complexity. Therefore, a hierarchical approach is advisable for treating complex circuits. The technique of hierarchical decomposition of complex circuits results with compact symbolic expressions in nested form. Several methods have been developed to generate nested symbolic expressions of the circuit function using hierarchical decomposition. Some of these methods are graph based and some are matrix based. The most of the modern procedures for symbolic analysis are matrix based. A good representative to the efforts that SCA community spends in this direction is Determinant Decision Diagram method (DDD). Recently presented results proved its efficiency.

The main significance the symbolic network function explores in numerous postprocessing activities related to circuit characterization and circuit parameter optimization. Both activities require repetitive calculations. Therefore, the compactness of analytic expressions has tremendous importance for the efficiency of complete characterization/optimization process. The compactness is measured in terms of number of arithmetic operations (additions and multiplications) in the factorized expression.

There is no doubt that determinant based methods have shown their potential in solving SCA problems. The author has good experience in development and implementation of a matrix

based symbolic simulator. However, it should be noted that the determinant represents the numeric value that is assigned to the matrix system of equations, and therefore it is primarily adapted for numerical solving a system of linear equations. The intention of this thesis is to explore for a new SCA method, based entirely on symbolic representation of the circuit, not on the circuit equations. Therefore, it is focused directly on circuit topology. More precisely, all operations are based entirely on the netlist description.

The first intention of this study was not to claim that topological approach to SCA gives better results than those relayed on determinant expansion, but rather to highlight its capabilities and to point that they could be equally useful and that deserve attention of symbolic analysis oriented community. Fortunately, it come out that the upgrading with original ordering algorithms resulted with expressions in more compact form than recently published matrix based methods have exhibited. Historically, the circuit analysis community has devoted much more attention to the matrix methods, so they are much improved. The author hopes that further work on the extension of the proposed topological methods will prove that this method could be competitive not only in terms of compactness of generated expressions, which will be seen in this dissertation, but also by the criteria of efficiency analysis (simulation time and memory usage).

The proposed method has been implemented in a C++ language and verified in a number of examples.

The thesis is organized as follows. The subsequent section explains theoretical background of the proposed symbolic analysis method. The procedure is based on Feussner method for symbolic determinant generation by using circuit reduction. Therefore, the background of the method will be interpreted in algebraic form although its core is related to circuit topology.

The third chapter of the dissertation describes the topological circuit reduction, which is an integral part of the proposed method. The circuit function is generated directly from the circuit topology described in the netlist form. The procedure relays on assignment of limit values to the circuit parameters. This is equivalent to replacement of regular with ideal network elements: opens, shorts and nullors. The replacement activities one can recognize as a process of circuit reduction. Termination condition for the reduction is satisfied when the reduced circuit remains without any real element.

The method introduces a graph constructed directly from a given circuit topology description (netlist) to represent the symbolic network function. Consequently, it is named *Topology Decision Diagram (TDD)*. A significant feature of this graph representation is efficient symbolic manipulation such as sensitivity calculation and approximation. Topological decision

diagram examines the presence or absence of a certain element in the reduced circuit. TDO structure is described in fourth chapter.

The fifth chapter presents the techniques applied to increase the efficiency of the method. The results of SCA are used in numerous post-processing calculations. Therefore, it is of paramount importance that the number of arithmetic operations within symbolic expression stays as small as possible. The fifth chapter is divided into three sections.

The first section explains significance of the order of circuit elements processed by topological operations to time consumption, and compactness of the analytic expression. Each topological operation introduces one multiplication in the algebra expression. An original algorithm finds the minimal number of topological operations in the process of the circuit gradual reduction. Without this procedure, the method would have weak practical meaning.

One of the major problems in SCA is the elimination of redundancy in the arithmetic expressions. The technique for increasing the efficiency of the method, described in the second section is dedicated to the effort to systematically exploit shearing of common parts within expressions. This problem has been given a topological interpretation. Instead to compare equality between algebraic expressions the original algorithm compares topology of subcircuits. Topological operations over the circuit elements within the same part of a network more likely generate identical subcircuits. This is utilized in the second level of the ordering algorithm named dynamic reordering. The third section in the fifth chapter is dedicated to using of circuit division imposed by the selected topological operations.

The third section in the fifth chapter is explains utilization of circuit division imposed by the selected topological operations.

Two illustrative examples are given in the sixth section.

The advantages of the method are illustrated on a set of benchmark examples in the seventh section. The compactness of the generated network functions is compared with two other SCA methods. In comparison to two most efficient matrix-based SCA methods (SCAPP and DDD method), TDD approach enhanced with the dynamic reordering gives better compactness.

1. UVOD

Osnovna motivacija ove disertacija je doprinos razvoju simboličke algebre koja se primenjuje u analizi elektronskih kola. Razvijen je i implementiran originalni metod simboličke analize elektronskih kola koji spada u klasu metoda čija je namena vezana za primene u kojima se zahteva višestruko izračunavanje vrednosti funkcije kola. Specifičnost predloženog metoda u odnosu na savremene metode simboličke analize ogleđa se u činjenici da je u potpunosti topološki orijentisan. Predloženim postupkom direktno se generiše faktorizovani izraz funkcije kola inspekcijom topologije električne mreže. Metod uvodi grafovsku predstavu algebarskih izraza čime je povećana efikasnost memorisanja i manipulacije izrazima. Disertacija predstavlja sintezu autorovih objavljenih rezultata kao i novijeg neobjavljenog materijala koji je nastao tokom izrade rada.

Simbolička analiza predstavlja postupak kojim se generiše funkcija kola u obliku algebarskog izraza u kojem su parametri kola i kompleksna frekvencija predstavljeni simbolički. Za razliku od numeričke analize kola, koja daje samo informacije kvantitativne prirode, simbolička analiza (SA) kola daje informacije o kvalitativnom doprinosu svakog parametara celokupnoj funkciji kola. Praktično, radi se o dva uzajamno komplementarna pristupa u analizi elektronskih kola.

Prvi postupci za automatsko generisanje analitičkog izraza funkcije kola razvijeni su krajem šezdesetih godina prošlog veka. Radilo se uglavnom o topološkim postupcima čija je glavna namena bila SA analognih filtara. Sredinom sedamdesetih godina postupci SA su okarakterisani kao nefunkcionalni zbog ograničene veličine kola koje je njima bilo moguće analizirati na tadašnjem stepenu razvoja računarskih resursa, kao i zbog pojave efikasnih numeričkih simulatora (SPICE). Nešto kasnije, sredinom osamdesetih godina problem sa ograničenjem veličine kola značajno je redukovan zahvaljujući razvoju matričnih metoda SA, primeni postupka hijerarhijske dekompozicije kao i povećanju hardverskih mogućnosti.

Postoje brojni postupci za analizu elektronskih kola. Svi oni mogu da se klasifikuju u dve osnovne kategorije:

- postupci zasnovani na razvoju matrice sistema jednačina koji opisuje ponašanje kola
- postupci zasnovani na analizi topologije kola

Značajan trud se ulaže u razvoj algoritama koji treba da omogućće analizu složenijih kola. Matrični metodi su se osamdesetih godina prošlog veka pokazali kao superiorni u odnosu na druge metode jer su omogućili simboličku analizu elektronskih kola veće složenosti nego do tada [Gie_994].

Metod eliminacije promenljivih, koji je veoma efikasan u numeričkoj analizi, nije našao širu primenu u SA, pre svega zbog glomaznih izraza sa velikim brojem potiranja u međurezultatima [Gie_991, Weh_995]. Iz tog razloga matični metodi SA za rešavanje sistema linearnih jednačina najčešće primenjuju Kramerova pravila, pri čemu se problem svodi na određivanje determinanta matrice sistema jednačina koji opisuje kolo u simboličkom obliku.

Drugi kriterijum prema kojem se mogu razvrstati metodi simboličke analize je oblik generisanog analitičkog izraza koji može biti u jednoj od sledeće dve forme:

- kanonični oblik
- faktorizovani oblik.

Projektanti integrisanih kola relativno retko koriste SA i pored njenih brojnih primena u projektovanju analognih integrisanih kola. Razlog za ovakvo stanje je eksponencijalan porast broja sabiraka u simboličkom izrazu funkcije kola sa porastom kompleksnosti kola n ($O(a^n)$ i $O(n^n)$) [Gie_991]. Enorman porast broja sabiraka ima za posledicu značajno povećanje vremena analize i zauzeća memorijskih resursa.

Moderni metodi SA koriste dva pristupa za analizu složenijih elektronskih kola. To su:

- aproksimacija algebarskih izraza
- hijerarhijska dekompozicija kola.

Simbolička aproksimacija se primenjuje kada je potrebno povećati preglednost dobijenih rezultata da bi se procenio uticaj pojedinih parametara na funkciju kola.

Hijerarhijska dekompozicija podrazumeva generisanje izraza funkcije kola u faktorizovanom obliku. Prednost ovog pristupa je u tome što sa povećanjem složenosti kola broj aritmetičkih operacija potrebnih za izračunavanje vrednosti funkcije kola raste linearno a ne eksponencijalno kao u slučaju generisanja razvijenog oblika funkcije kola. Metodi zasnovani na generisanju faktorizovanog izraza funkcije kola imaju za cilj dobijanje analitičkih izraza u što kompaktnijem obliku. Merilo efikasnosti ovih postupaka je broj aritmetičkih operacija sadržan u analitičkom izrazu funkcije kola kao i broj jednačina (uvedenih simbola).

Postoji više do sada publikovanih postupaka za SA sa hijerarhijskim pristupom od kojih su najznačajniji: Coates dijagram toka [Kon_980], Masonov dijagram toka [Has_993], redukcija matrice sistema jednačina (RMNA) [Has_995], dijagram odlučivanja determinante (DDD) [Tan_000, Tan_003], metod zasnovan na primeni hibridnih parametara [Djo_001a, Djo_001b]. Neki od ovih metoda su topološki orijentisani ali je najveći broj savremenih metoda zasnovan na matičnom pristupu.

Iz kategorije metoda koji generišu funkciju kola u faktorizovanom obliku najbolje rezultate daje metod zasnovan na grafovskoj interpretaciji simboličke determinante pod nazivom Dijagram Odlučivanja Determinante (Determinant Decision Diagram, DDD) [Tan_000, Tan_003]. Polazeći od matrične prezentacije sistema jednačina dolazi se do DDD-reprezentacije determinante primenom Laplace-ovog razvoja. Prednost ovog metoda u odnosu na ranije postupke zasniva se na grafičkoj predstavi analitičkog izraza jer je njome omogućena znatno efikasnija obrada algebarskih izraza. Druga značajna karakteristika ove tehnike je efikasno korišćenje preklapanja koja postoje između pojedinih delova izraza u faktorizovanoj formi.

Najznačajnija merila za procenu efikasnosti metoda simboličke analize su vreme simulacije i zauzeće memorije. S obzirom da se analitički izraz funkcije kola upotrebljava za naknadne algebarske kalkulacije, pored ova dva merila od velikog značaja je i kompaktnost izraza. Proizlazi da je za ove namene najpogodnije da funkcija kola bude u faktorizovanoj formi. Kompaktnost algebarskog izraza izražava se brojem aritmetičkih operacija, množenja i sabiranja, potrebnih da bi se sračunala vrednost simboličkog izraza funkcije kola.

Zahvaljujući neprestanom razvoju hardvera i pojavi efikasnijih algoritama, SA u današnje vreme nalazi brojne primene u projektovanju analognih integrisanih kola. Najznačajnije primene SA mogu se grupisati u sledeće četiri kategorije:

- Uvid u ponašanje kola

Simbolički simulator za razliku od numeričkog obezbeđuje projektantima kola informacije u vezi uticaja koji imaju promene vrednosti pojedinih parametara kola na performanse, moguće kompromise pri projektovanju kao i identifikaciju komponenata sa dominantanim uticajem.

- Optimizacija dimenzija komponenata

Izrazi dobijeni primenom simboličkog simulatora koriste se zajedno sa optimizacionim algoritmom za dimenzionisanje komponenata kola. Prednost korišćenja simboličke analize umesto numeričke je u tome što je korišćenjem već generisanih analitičkih izraza povećana efikasnosti određivanja performansi kola. Na ovaj način je postignuta redukcija vremena i cene projektovanja elektronskih kola, što je posebno značajno ukoliko se na istom čipu istovremeno nalaze analogni i digitalni deo.

- Interaktivno i automatsko ispitivanje kola

Simbolički simulator zajedno sa programom za analizu i generisanje kola može se upotrebiti za interaktivno ispitivanje i unapredjenje topologija kola. Nove topologije se generišu kombinovanjem skupa komponenata na svaki mogući način pri čemu je zbog ogromnog broja

kombinacija neophodno primeniti skup pravila kako komponente mogu biti povezane i uvesti niz kriterijuma za selekciju topologija.

- Višestruko izračunavanje funkcije kola

Korišćenje simboličkih izraza je efikasna alternativa numeričkoj simulaciji kada funkcija kola treba da se sračuna više puta za više različitih vrednosti parametara i (ili) vrednosti frekvencija. Primena analitičkih izraza u višestrukoj analizi elektronskih kola daleko je efikasnija u odnosu na višestruku numeričku analizu [Gie_994]. Neke mogućnosti primene višestruke analize kola su: testiranje, statistička analiza, analiza tolerancija, analiza defekata, generisanje dijagrama polova i nula itd.

Nema sumnje da su metodi zasnovani na rešavanju determinanata pokazali velike mogućnosti u simboličkoj analizi elektronskih kola. Autor disertacije takodje ima iskustva u razvoju i implementaciji simboličkog simulatora koji se zasniva na matičnom postupku simboličke analize. Međutim, treba imati u vidu da determinanta reprezentuje brojnu vrednost koja se dodeljuje matrici sistema jednačina, odnosno da je pre svega prilagođena numeričkom rešavanju sistema linearnih jednačina. U skladu sa tim namera autora je da razvije novi metod SA koji se u potpunosti zasniva na simboličkom opisu električne mreže tokom celog postupka analize kola. Cilj rada nije bio da se pokaže da topološki pristup u analizi elektronskih kola daje bolje rezultate od matičnog po svim kriterijumima, već da se naglase njegove mogućnosti kao i da se pokaže da može biti jednako koristan. Istorijski gledano, matičnim metodama posvećeno je mnogo više pažnje, tako da su znatno usavršavani. Autor se nada da će dalji rad na dogradnji predloženog topološkog metoda dokazati da ovaj metod može postati konkurentan ne samo po kompaktnosti generisanog izraza, što će se videti u ovoj disertaciji, nego i po kriterijumima efikasnosti analize (vreme simulacije i zauzeće memorije).

Naredno poglavlje disertacije posvećeno je teorijskim osnovama predloženog metoda simboličke analize. Postupak polazi od Feussner-ove relacije za određivanje simboličke determinante pasivnih (RLC) električnih kola. Ovaj metod, čija je namena bila efikasnije sračunavanje funkcije kola, predložen je pre više od jednog veka ali nije ostavio značajniji trag u teoriji električnih kola. Prema postupku opisanom u disertaciji, simbolički izraz funkcije kola generiše se uzastopnom primenom operacija koje se sastoje od dodele graničnih vrednosti pojedinim parametrima kola. Ovako definisanim algebarskim operacijama jednostavno se pridružuje topološka interpretacija.

Treće poglavlje disertacije opisuje postupak topološke redukcije kola koja je integralni deo predloženog metoda. Jedno od značajnih svojstava opisanog metoda je da se analitički izraz funkcija kola generiše direktno iz opisa kola ili netliste, bez formiranja matrice ili grafa. Dodelom ekstremnih vrednosti pojedinim parametrima kola realni elementi postaju idealni.

Početni opis kola se modifikuje pri čemu se umanjuje broj grana ili čvorova u kolu. Ovaj postupak redukcije složenosti električne mreže primenjuje se uzastopno sve dok ima realnih elemenata u opisu kola.

Predloženi metod SA uvodi grafovsku predstavu analitičkog izraza funkcije kola pod nazivom Topološki Dijagram Odlučivanja (Topology Decision Diagram, TDD). Naziv ove strukture podataka potiče od činjenice da se konstruiše inspekcijom topologije električne mreže. Značajna odlika grafovske predstave analitičkog izraza funkcije kola je efikasan razvoj i manipulacija simboličkim izrazima, kao što su sračunavanje osetljivosti ili aproksimacija. Topološkim dijagramom odlučivanja ispituje se prisustvo ili odsustvo određenog elementa u opisu redukovano kola. Struktura TDO opisana je u četvrtom poglavlju.

U petom poglavlju dat je prikaz primenjenih tehnika za povećanje efikasnosti metoda. Glavna primena faktorizovanog izraza funkcije su brojne algebarske kalkulacije, pre svega višestruko sračunavanje funkcije kola. Odavde proizlazi nastojanje da generisani analitički izrazi budu što kompaktniji. Kompaktnost analitičkog izraza, koja se meri brojem aritmetičkih operacija i brojem simbola, predstavlja glavno merilo kvaliteta savremenih metoda simboličke analize. Peto poglavlje podeljeno je na tri celine.

Redosled sprovođenja topoloških operacija je od ključnog uticaja na kompaktnost generisanih algebarskih izraza. Svaka topološka operacija odgovara jednom množenju u algebarskom izrazu. Izloženi postupak primenjuje proceduru kojom se za dati opis kola određuje minimalan skup topoloških operacija kojima se razlaže početni opis kola. Bez ove procedure metod ne bi imao praktičnog smisla.

Jedan od značajnijih problema SA je eliminacija redundantnosti u faktorizovanim izrazima. Originalna tehnika za povećanje efikasnosti metoda, koja je opisana u drugom potpoglavlju, posvećena je nastojanju da se na sistematičan način iskoriste preklapanja koja postoje unutar delova izraza funkcije kola. Ovom problemu je data topološka interpretacija jer se umesto jednakosti između algebarskih izraza ispituje jednakost u opisu kola. Adekvatnim izborom redosleda topoloških operacija pospešuje se formiranje topološki identičnih električnih mreža.

Treći odeljak u petom poglavlju posvećen je koršćenju podele kola koja je diktirana, nametnuta usvojenim topološkim operacijama. Postupak redukcije električne mreže u određenim slučajevima rezultuje opisom kola koji se satoji od odvojenih delova. Funkcija kola ove električne mreže je znatno kompaktnija, jer je određena funkcijama kola delova električne mreže. Primenjene topološke operacije mogu da se na sistematičan način iskoriste za podelu kola. Analizom opisa kola može se ustanoviti skup grana čijom eliminacijom dolazi do podele kola.

Postupak je ilustrovan prikazom kompletne analize dva jednostavna kola u šestom poglavlju.

Sedmi deo disertacije daje pregled rezultata ostvarenih primenom predloženog metoda. Metod je implementiran u C++ programskom jeziku i verifikovan na velikom broju primera. Kompaktnost rezultata simulacije poređena je na nizu referentnih primera sa najboljim rezultatima koji su dobijeni od strane drugih simboličkih simulatora.

2. Teorijska osnova

Jedan od osnovnih postupaka za generisanje razvijenog izraza funkcije kola je metod numeracije stabla koji je predložio Kirchoff [Kir_847]. Radi se o metodi zasnovanom na analizi topologije kola prema kome se električnoj mreži pridružuje graf iz kojeg se određuje determinanta admitansne matrice ili kofaktori ove determinante. Procedura se sastoji od inspekcije grafa i evidentiranja subgrafova stabala. Suština postupka ogleda se u činjenici da je determinanta admitansne matrice jednaka sumi proizvoda admitansi grana svih stabala grafa koji predstavlja topologiju kola.

Značajno svojstvo ovog metoda je da rezultira kanoničnim algebarskim izrazom odnosno razvijenim izrazom funkcije kola u kome nema dodatnih potiranja između sabiraka. Za električna kola veće složenosti identifikacija stabla u grafu je veoma zahtevan postupak. Metod praktično nije primenjiv na električne mreže veće složenosti zbog enormnog porasta broja stabala grafa sa povećanjem veličine kola.

U nastojanju da se unapredi metod numeracije stabala Feussner je izneo jednostavan postupak koji se odnosi na graf pridružen električnoj mreži [Feu_902]. Suština Feussner-ovog metoda je u sledećem izrazu:

$$D = D_a + l_a \cdot D_{a'} \quad (2.1)$$

gde je:

l_a grana grafa (admitansa elementa),

D_a determinanta admitansne matrice kola dobijenog iz originalnog kola brisanjem grane l_a ,

$D_{a'}$ determinanta admitansne matrice kola dobijenog iz originalnog sažimanjem grane l_a u jedan čvor.

Na ovaj način je zahtevni postupak inspekcije grafa i evidentiranja subgrafova zamenjen postupnim razlaganjem originalnog grafa na grafove manje složenosti. Evidentiranje stabala grafa svedeno je na određivanje stabala dva jednostavnija kola. Isti postupak može da se ponovi na jednom ili oba dobijena subgrafa. Ukoliko bi se, naprimer, ponovio isiti postupak na oba potkola iz jednačine (2.1) dobio bi se sledeći izraz:

$$D_a = D_b + l_b \cdot D_{b'} \quad (2.2)$$

$$D_{a'} = D_c + l_c \cdot D_{c'} \quad (2.3)$$

$$D = D_b + l_b \cdot D_{b'} + l_a \cdot D_c + l_a \cdot l_c \cdot D_{c'} \quad (2.4)$$

gde su:

l_b, l_c grane grafa pridruženog električnoj mreži,

$D_b, D_{b'}$ determinanta admitansne matrice kola dobijenog iz potkola D_a brisanje, odnosno sažimanjem grane grafa l_b ,

$D_c, D_{c'}$ determinanta admitansne matrice kola dobijenog iz potkola D_a brisanje, odnosno sažimanjem grane grafa l_c .

Polazeći od razvijenog izraza funkcije kola proizvoljne linearne električne mreže, u nastavku teksta, biće izvedena Feussner-ova relacija pri čemu će izrazu biti dato drugačije tumačenje. Naime, razlaganje složene električne mreže na jednostavnije ostvareno je dodelom graničnih vrednosti (nula ili beskonačno) pojedinim parametrima električne mreže [Djo_004].

2.1 Generisanje analitičkog izraza funkcije kola korišćenjem graničnih vrednosti parametara

Metod koji je opisan u disertaciji namenjen je projektovanju CMOS analognih integrisanih kola. Sva analizirana elektronska kola nakon primene linearnih modela poluprovodničkih komponenata svode se na RLC-gm kola. Postupak razmatra linearna, vremenski nepromenjiva i koncentrisana kola. Funkcija kola ovih električnih mreža je racionalna po parametrima kola \mathbf{p} i kompleksnoj učestanosti s . U razvijenom kanoničnom obliku funkcija kola se u opštem slučaju može predstaviti sledećim izrazom:

$$H(s) = \frac{N(s)}{D(s)} = \frac{\sum_i \left(\prod_j (p_{i,j} \cdot s^{n_j}) \right)}{\sum_k \left(\prod_l (p_{k,l} \cdot s^{n_l}) \right)} \quad (2.5)$$

gde je: n_i stepen kompleksne učestanosti koji može imati dve vrednosti $n_i \in \{0, 1\}$, dok su $p_{i,j}$ i $p_{k,l}$ parametri kola.

Sa stanovišta strujno-naponske karakteristike svi tipovi elemenata sa dva kraja mogu se definisati preko odgovarajućih admitansi ($p_k \in [G_k=1/R_k, \Gamma_k=1/L_k, C_k]$). S obzirom da u tom slučaju svi elementi kola imaju iste dimenzije, jer su okarakterisani admitansama ili transkonduktansama, analitički izraz (2.5) dobija sledeću formu:

$$H(s) = \frac{\sum_i \left(\prod_j y_{i,j} \right)}{\sum_k \left(\prod_l y_{k,l} \right)}, \quad (2.6)$$

gde su $y_{i,j}$ admitanse ili transkonduktanse odgovarajućih elemenata kola.

Zbog eksponencijalnog porasta broja sabiraka razvijenog oblika funkcije kola sa povećanjem složenosti kola, ovakav način predstavljanja pogodan je samo za relativno mala kola. Kod kola veće složenosti nije moguć uvid u funkcionisanje kola. Pored toga računarski resursi (vreme procesiranja, zauzeće memorije) potrebni za generisanje analitičkog izraza postaju nedopustivo veliki, s obzirom da su oni približno linearno srazmerni broju sabiraka u izrazu funkcije kola.

U velikom broju primena simboličkog izraza funkcije kola naknadno se obavlja višestruko uzastopno izračunavanje numeričkih vrednosti za različite vrednosti parametara mreže i frekvencije. Za ovakve primene neophodno je da broj aritmetičkih operacija sadržanih u algebarskom izrazu funkcije kola bude što manji i u tom slučaju koristi se faktorizovana umesto razvijene forme simboličkog izraza funkcije kola.

Jedan od postupaka faktorizacije razvijenog izraza, koji ima za cilj poboljšanje efikasnosti numeričkih sračunavanja, dat je u [Pet_995]. Ovim postupkom izoluje se simbol koji je sadržan u najvećem broju sabiraka polinoma. Nad preostalim sabircima primenjuje se identična procedura, sve dok se ne dobije prazan skup. Rezultat je faktorizovani izraz dobijen od razvijene forme simboličke funkcije kola.

Funkcija kola linearne električne mreže je bilinearna po parametrima kola odakle proizlazi da se polinomi brojioca i imenioca (2.6) mogu faktorizovati u odnosu na admitansu proizvoljnog elementa kola, y_i , na sledeći način:

$$H = \frac{N_{0y_i} + y_i \cdot N_{\infty y_i}}{D_{0y_i} + y_i \cdot D_{\infty y_i}}, \quad (2.7)$$

Gde su subpolinomi definisani kao:

$N_{0y_i} = N(y_i = 0)$, polinom dobijen eliminacijom admitanse y_i iz brojioca funkcije kola N ,

$D_{0y_i} = D(y_i = 0)$, polinom dobijen eliminacijom admitanse y_i iz imenioca funkcije kola N ,

$N_{\infty y_i} = N / y_i \Big|_{y_i \rightarrow \infty}$, polinom dobijen izdvajanjem (ekstrakcijom) admitanse y_i iz brojioca

funkcije kola N ,

$D_{\infty y_i} = D/y_i \Big|_{y_i \rightarrow \infty}$, polinom dobijen izdvajanjem (ekstrakcijom) admitanse y_k iz imenioca

funkcije kola D .

Brojilac i imenilac funkcije kola razloženi su na dva polinoma. Dodelom ekstremnih vrednosti admitansi elementa y_i , a to su nula ili beskonačno, dobijaju se dve funkcije kola.

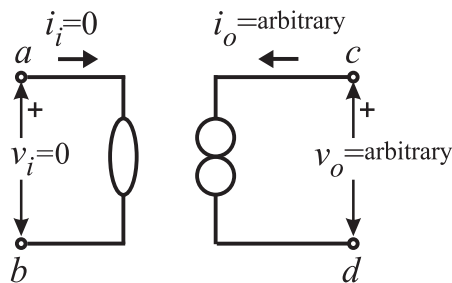
$$H_{0y_i} = \lim_{y_i \rightarrow 0} H = \frac{N(y_i = 0)}{D(y_i = 0)} = \frac{N_{0y_i}}{D_{0y_i}}, \quad (2.8)$$

$$H_{\infty y_i} = \lim_{y_i \rightarrow \infty} H = \frac{N(y_i \rightarrow \infty)}{D(y_i \rightarrow \infty)} = \frac{N_{\infty y_i}}{D_{\infty y_i}} = \frac{y_i \cdot \frac{dN}{dy_i}}{y_i \cdot \frac{dD}{dy_i}}. \quad (2.9)$$

Generisanje analitičkih izraza (2.7) sprovođenjem algebarskih operacija nad kanoničnim izrazom funkcije kola predstavljalo bi veoma kompleksan zadatak za složenije električne mreže. Sa druge strane, određivanje topologija kola koje su rezultat eliminacije i ekstrakcije admitanse kola, veoma je jednostavno i svodi se na zamenu odgovarajućeg elementa mreže idealnim elementom.

Svi dvopoli u kolu (R, L, C) su admitansno određeni. Grana elementa čija admitansa teži nuli zamenjuje se otvorenom vezom, dok se grana elementa čija admitansa teži beskonačnosti zamenjuje kratkim spojem. Obe operacije rezultuju pojednostavljenim kolom odnosno predstavljaju redukciju opisa kola.

Ukoliko parametar kontrolisanog generatora teži beskonačnosti, on se ponaša kao *nulor*. Nulor je četvoropol sastavljen od dva singularna elementa, *noratora* i *nulatora* [May_957, Car_965]. Nulator je rezistivni element sa jednim pristupom kroz koji ne protiče struja i na čijim je krajevima napon jednak nuli. Norator je komponenta sa jednim pristupom za koji su i struja i napon proizvoljni. Šematski prikaz nulatora dat je na slici 2.1.



Slika 2.1 *Simbol nulora*

Predloženim metodom direktno se generiše simbolički izraz funkcija kola u faktorizovanom obliku. Iako je suština postupka vezana za obradu topologije kola, u ovom poglavlju biće izložena njegova algebarska interpretacija. Metod primenjuje koncept deljenja polinoma sa ostatkom. Deljenjem polinoma brojioca ili imenioca sa admitansom selektovanog elementa kola dobijaju se polinomi količnika i ostataka. Sledeća rekurzivna procedura opisuje faktorizaciju brojioca ili imenioca izraza:

$$Q_{i+1}(\mathbf{Y}) = \lim_{y_i \rightarrow \infty} \frac{R_i(\mathbf{Y})}{y_i} \quad (2.10)$$

$$R_{i+1}(\mathbf{Y}) = \lim_{y_i \rightarrow 0} R_i(\mathbf{Y}) \quad (2.11)$$

$$R_i(\mathbf{Y}) = Q_{i+1}(\mathbf{Y}) \cdot y_{i+1} + R_{i+1}(\mathbf{Y}), \quad \text{za } i=0, 1, \dots, k \quad (2.12)$$

gde je: \mathbf{Y} vektor admitansi kola, $Q_{i+1}(\mathbf{Y})$ polinom količnika, $R_{i+1}(\mathbf{Y})$ polinom ostatka, a y_i admitansa ili traskonduktansa selektovanog elementa kola.

Postupak započinje sa $R_0(\mathbf{Y})=P(\mathbf{Y})$, gde $P(\mathbf{Y})$ predstavlja polinom brojioca, $N(\mathbf{Y})$, ili imenioca, $D(\mathbf{Y})$. Završni uslov je $R_{k+1}(\mathbf{Y})=0$, gde k označava broj iteracija.

Svakim korakom faktorizacije početni polinom se izražva u funkciji odgovarajućeg skupa admitansi i polinoma čiji je admitansni red manji za jedan. Polinom od koga se polazi predstavlja brojilac ili imenilac funkcije kola. Ovaj rekurzivni postupak može se izraziti na sledeći način:

$$\begin{aligned} Q^{(n)}(\mathbf{Y}) &= P(\mathbf{Y}), \\ Q^{(j)}(\mathbf{Y}) &= \sum_{i=1}^k Q_i^{(j-1)}(\mathbf{Y}) \cdot y_i, \quad \text{za } j = n, \dots, 1, \end{aligned} \quad (2.13)$$

gde je: j admitansni red odgovarajuće funkcije kola, n je admitansni red originalnog kola. Krajnji uslov rekurzivne procedure je $Q^{(0)}(\mathbf{Y})=1$.

Jednačine (2.10-2.12) predstavljaju unutrašnju petlju a jednačina (2.13) spoljašnju petlju rekurzivne procedure.

2.1 Matrična interpretacija metoda

Prema modifikovanom metodu potencijala čvorova dopuna admitansne matrice usled prisustva nulora u kolu zahteva uvođenje dodatne promenjive koja predstavlja struju kroz norator i dodatne jednačine kojima je definisana nulta vrednost napona na krajevima nulatora. Na ovaj način se, kao u slučaju elemenata kola kontrolisanih strujom, povećavaju dimenzije admitansne matrice. Relacije između nezavisnih promenljivih usled prisustva nulora, prema oznakama sa slike 2.1, su:

$$V_a - V_b = 0 \quad (2.14)$$

$$I_c = I_d = 0 \quad (2.15)$$

Jednačine čvorova na krajevima noratora moraju da sadrže i struju kroz norator da bi bio zadovoljen Kirhofov zakon za struje. Ova dodatna promenjiva u sistemu jednačina ne podleže nikakvim ograničenjima osim da struja koja utiče u norator mora biti jednaka struji koja iz njega ističe. Doprinos nulora admitansnoj matrici električne mreže prikazan je u tabeli 2.1.

TABELA 2.1 Dopuna admitansne matrice usled prisustva nulora

$j \setminus v$	V_a	V_b	I_n
c			1
d			-1
nj	1	-1	

Pored ovog, uobičajenog, načina formulacije sistema jednačina, u slučaju kada kolo sadrži singularne elemente, postoji i drugačiji pristup koji se sastoji od uvođenja ∞ -promenjive [Hai_006 a-d]. Ovim promenjivima se ne mogu dodeliti numeričke vrednosti ali se mogu tretirati kao simboličke promenjive. Prednost ovakve formulacije je da isti simbolički izrazi mogu da se koriste za predstavljanje realnog kola, za koje element ima konačnu vrednost, i idealizovanog kola. S obzirom da predstavljaju skraćenice za admitanse elemenata, nad njima su primenjive sve algebarske operacije koje se primenjuju nad regularnim elementima kola.

Nulor se može izvesti iz bilo kojeg kontrolisanog generatora čije pojačanje teži beskonačnosti. U daljem tekstu od interesa je samo strujni generator kontrolisan naponom (SGKN), s obzirom da u modelima CMOS kola predstavlja jedini zavisni generator. Dopuna admitansne matrice električne mreže usled prisustva nulora dobija se zamenom transkonduktanse odgovarajućeg SGKN beskonačnom promenjivom na sledeći način:

$$\begin{matrix} c \\ d \end{matrix} \begin{matrix} a & b \\ g_{mi} & -g_{mi} \\ -g_{mi} & g_{mi} \end{matrix} \Rightarrow \begin{matrix} c \\ d \end{matrix} \begin{matrix} a & b \\ \infty_i & -\infty_i \\ -\infty_i & \infty_i \end{matrix}, \quad (2.16)$$

gde ∞_i predstavlja beskonačnu promenjivu, pri čemu indeks i označava element kola čiji parametar teži beskonačnosti.

Očigledno je da ovim načinom formulacije jednačina nije povećan broj promenjivih usled prisustva nulora u kolu.

Dopuna admitansne matrice električne mreže usled prisustva kratkog spoja dobija se zamenom odgovarajuće admitanse beskonačnom promenjivom na sledeći način:

$$\begin{matrix} a \\ b \end{matrix} \begin{matrix} a & b \\ Y_i & -Y_i \\ -Y_i & Y_i \end{matrix} \Rightarrow \begin{matrix} a \\ b \end{matrix} \begin{matrix} a & b \\ \infty_i & -\infty_i \\ -\infty_i & \infty_i \end{matrix}, \quad (2.17)$$

gde ∞_i predstavlja beskonačnu promenjivu, i označava element kola čiji parametar teži beskonačnosti.

Polazeći od osobina determinanata i doprinosa proizvoljnog elementa kola matrici sistema jednačina (2.16 - 2.17), može se pokazati da za polinome brojioca i imenioca funkcije mreže važi sledeći izraz:

$$\det(\mathbf{A}) = y_i \cdot \frac{1}{\infty_i} \det(\mathbf{A}_{\infty_i}) + \det(\mathbf{A}_{0_i}), \quad (2.18)$$

gde je:

\mathbf{A} matrica admitansi čvorova;

$\mathbf{A}_{\infty_i} = \lim_{y_i \rightarrow \infty} \mathbf{A}$, $\mathbf{A}_{0_i} = \lim_{y_i \rightarrow 0} \mathbf{A}$,

y_i doprinos elementa kola,

∞_i predstavlja beskonačnu promenjivu.

Predloženi postupak simboličke analize zasniva se na uzastopnoj primeni gore navedene operacije dekompozicije polinoma determinante (2.18). Procedura se primenjuje na polinomu ostatka prethodnog razlaganja, A_0^{k-1} , sve dok se ne dobije ostatak jednak nuli.

Da bi se postupak uspešno primenio, neophodno je izvršiti selekciju elemenata kola za koje će rekurzivna procedura biti završena bez ostatka. Zahtevani uslov zadovoljava grupa elemenata čije dopune ispunjavaju celu vrstu ili celu kolonu matrice odvodnosti čvorova. U prvom slučaju grupu elemenata čine svi elementi incidentni sa jednim čvorom kola, a u drugom svi elementi kola kontrolisani potencijalom istog čvora. Uzastopna primena rekurentnog postupka u odnosu na selektovane elemente rezultovaće sledećim izrazom:

$$\det(\mathbf{A}) = \sum_{i=1}^k \frac{y_i}{\infty_i} \cdot \det(\mathbf{A}_{\infty_i}), \quad (2.19)$$

gde je: $\mathbf{A}_{\infty_i} = \lim_{y_i \rightarrow \infty} \mathbf{A}_{0_{i-1}}$, $\mathbf{A}_{0_i} = \lim_{y_i \rightarrow 0} \mathbf{A}_{0_{i-1}}$, $\mathbf{A}_{0_1} = \mathbf{A}$, $\mathbf{A}_{0_k} = 0$ za $i=2, \dots, k$, y_i doprinos

elementa kola sa indeksom i , a k broj elemenata incidentnih sa specificiranim čvorom ili broj elemenata zavisnih od potencijala specificiranog čvora.

Relacija (2.19) ukazuje da determinanta matrice originalnog kola može da se predstavi u funkciji od determinanta redukovanih matrica pri čemu je matrica \mathbf{A}_{0_i} istog reda a matrica \mathbf{A}_{∞_i} umanjenog reda.

2.1.1 Generisanje različitih tipova prenosne funkcije

U ovom poglavlju biće uspostavljene relacije između polinoma brojioca i imenioca različitih tipova prenosnih funkcija. Iako je predloženi metod analize kola topološki orijentisan, za izvođenje neophodnih relacija biće upotrebljen matrični metod koji se zasniva na razvoju determinante. Zajedničko za ovaj metod i metod opisan u disertaciji jeste da se funkcija kola dobija kao količnik dva polinoma koji se nezavisno generišu.

Zavisno od tipa prenosne funkcije, ulazna promenjiva može biti napon ili struja odnosno kolo se pobuđuje naponskim ili strujnim generatorom. Ukoliko je izlazna veličina napon, nema potrebe za uvođenjem dodatnih elemenata kola, dok ukoliko je struja, neophodno je opis kola dopuniti nultim naponskim generatorom u grani kroz koju se određuje izlazna struja.

U sistemu jednačina koji je generisan modifikovanom metodom čvorova za svaki naponski generator uvodi se struja kroz ovaj element kao dodatna promenjiva. Matrica admitansi čvorova proširuje se kolonom koja odgovara struji kroz naponski generator i vrstom koja predstavlja vezu između napona generatora i potencijala čvorova na njegovim priključcima.

Da bi se uspostavile relacije između različitih tipova prenosnih funkcija istog kola, ovde će biti razmatrana redukovana forma matrice admitansi čvorova, čija je determinanta označena sa Δ . Ova matrica isključuje dopune od strane nezavisnih naponskih generatora na ulaznom i izlaznom pristupu.

Brojilac funkcije kola je prema Cramerovim pravilima jednak determinanti matrice formirane od matrice admitansi čvorova kada se kolona koja odgovara izlaznoj veličini zameni slobodnim vektorom. Analitički izraz ovog polinoma je identičan za sva četiri tipa prenosnih funkcija kada je definisan ulazni i izlazni pristup. Ovo je jednostavno dokazati razvojem determinante po elementima određenih kolona i vrsta.

U slučaju strujno pobudjivanog kola za koje je izlazna veličina napon, matrica iz koje se određuje determinanta brojioca dobija se kada se u admitasnoj matrici, kolona koja odgovara izlaznom naponu, zameni slobodnim vektorom. Skraćeni prikaz determinante brojioca ove funkcije kola prikazan je u (2.20). Razvojem determinante duž kolone koja odgovara izlaznom naponu v_{out} dobija se samo jedna subdeterminanta, jer ova kolona sadrži samo jedan nenulti element.

$$\mathbf{N} = \begin{matrix} & & & 1 & \dots & out & \dots & n \\ & & & y_{11} & \dots & 0 & & \\ & & & \vdots & & \vdots & & \\ & & & \vdots & & 0 & & \\ in & & & & & J_g & & \\ & & & & & 0 & & \vdots \\ & & & & & \vdots & & \vdots \\ n & & & & & 0 & \dots & y_{nn} \end{matrix} \quad (2.20)$$

U slučaju naponski pobudjivanog kola za koje je izlazna veličina napon, skraćeni oblik determinante iz koje se određuje brojilac prikazan je sa (2.21). Kao što se može zaključiti iz prikazane determinante dve kolone sa najmanjim brojem nenulatih elemenata su *out*, koja odgovara izlaznom potencijalu i $n+1$, koja odgovara struji kroz pobudni generator. Nakon razvoja determinante duž ove dve kolone dobija se ista subdeterminanta redukovane admitansne matrice Δ , kao u slučaju prethodne prenosne funkcije.

$$\mathbf{N} = \begin{array}{c} \\ \\ \\ in \\ \\ n \\ NJ \end{array} \left| \begin{array}{cccc} 1 & \cdots & out & \cdots & n & n+1 \\ y_{11} & \cdots & 0 & & & 0 \\ \vdots & & \vdots & & & \vdots \\ & & \vdots & & & 0 \\ & & \vdots & & & -1 \\ & & \vdots & & & 0 \\ & & 0 & & \vdots & \vdots \\ & & 0 & \cdots & y_{nn} & \vdots \\ e & & & & & 0 \end{array} \right|. \quad (2.21)$$

Ukoliko se određuje strujno pojačanje, potrebno je admitansnu matricu proširiti vrstom i kolonom koje odgovaraju struji kroz nulti naponski generator između izlaznih priključaka. Skraćeni oblik determinante brojioca prikazan je sa (2.22). Razvoj determinante obavlja se duž kolone i duž vrste koje opisuju nezavisni naponski generator, označene sa $n+1$ i NJ respektivno.

$$\mathbf{N} = \begin{array}{c} \\ \\ \\ in \\ \\ n \\ NJ \end{array} \left| \begin{array}{cccc} 1 & \cdots & out & \cdots & n & n+1 \\ y_{11} & \cdots & & & & 0 \\ \vdots & & \vdots & & & \vdots \\ & & \vdots & & & 0 \\ & & \vdots & & & J_g \\ & & \vdots & & & 0 \\ & & & \cdots & y_{nn} & \vdots \\ 0 & \cdots & 0 & 1 & 0 & \cdots & 0 & 0 \end{array} \right|. \quad (2.22)$$

Četvrti tip prenosne funkcije je prenosna odvodnost, za čije se određivanje uvode dva naponska generatora u opis kola, jedan između ulaznih priključaka a drugi na izlaznom pristupu. Skraćeni oblik determinante brojioca dat je sa (2.23). Matrica iz koje se određuje determinanta brojioca sadrži dve kolone i jednu vrstu sa po jednim nenultim elementom. Kolona sa indeksom $n+1$ odgovara u admitansnoj matrici struji kroz ulazni naponski generator, dok kolona sa indeksom $n+2$ odgovara struji kroz izlazni naponski generator. U matrici brojioca kolona indeksirana sa $n+2$ zamenjena je slobodnim vektorom. Razvojem determinante duž kolona sa indeksima $n+1$ i $n+2$ kao i duž vrste označene sa NJ_{out} , dobija se jedna subdeterminanta redukovane admitansne matrice.

$$\mathbf{N} = \begin{array}{c} 1 \dots out \dots n \ n+1 \ n+2 \\ \begin{array}{c} 1 \\ \vdots \\ in \\ \vdots \\ n \\ NJ_{in} \\ NJ_{out} \end{array} \left| \begin{array}{cccc} y_{11} \dots & & 0 & 0 \\ \vdots & & \vdots & \vdots \\ & & -1 & \vdots \\ & & 0 & \vdots \\ & & \vdots & \vdots \\ \dots & y_{nn} & 0 & 0 \\ & & 0 & e \\ 0 \dots 0 & 1 & 0 \dots 0 & 0 & 0 \end{array} \right. \end{array} \quad (2.23)$$

Analizom determinanti matrica brojioca za četiri tipa prenosnih funkcija (2.20-2.23) istog kola i za definisan ulazni i izlazni pristup, zaključuje se da je polinom brojioca funkcije kola isti i da se može izraziti u funkciji od subdeterminante redukovane admitansne matrice na sledeći način.

$$N = \pm \Delta_{in,out}, \quad (2.24)$$

gde je:

N brojilac funkcije kola,

in čvor ulaznog pristupa,

out čvor izlaznog pristupa,

Δ determinanta redukovane forme matrice admitansi čvorova

$\Delta_{in,out}$ subdeterminanta dobijena iz Δ izostavljanje vrste in i kolone out .

Znak u izrazu (2.24) zavisi od tipa prenosne funkcije i orijentacije pobudnog generatora i izlazne veličine.

U svim razmatranim matricama pošlo se od pretpostavke da je jedan od krajeva ulaznog pristupa vezan za masu. Ukoliko ovo nije slučaj, polinom brojioca prenosnih funkcija se izražava u funkciji od dva kofaktora umesto jednog kofaktora redukovane matrice admitansi čvorova.

$$N = \Delta_{in1,out} + \Delta_{in2,out}, \quad (2.25)$$

gde su $in1, in2$ čvorovi ulaznog pristupa.

Uvodjenje strujnog izvora neće imati efekta na opis imenioca funkcije kola:

$$D = \Delta. \quad (2.26)$$

U slučaju naponske pobude, imenilac funkcije kola može se izraziti u funkciji od kofaktora redukovane forme matrice admitansi čvorova, Δ . Laplace-ovog razvoj determinante po elementima para vrsta-kolona koji odgovara naponskom generatoru rezultuje u sledećoj relaciji:

$$D = \Delta_{in1,in1} + \Delta_{in1,in2} + \Delta_{in2,in1} + \Delta_{in2,in2}, \quad (2.27)$$

gde je:

D imenilac funkcije kola pobudjivanog naponskim generatorom,

$in1, in2$ čvorovi ulaznog pristupa,

$\Delta_{in1,in1}, \Delta_{in1,in2}, \Delta_{in2,in1}, \Delta_{in2,in2}$ subdeterminante dobijena iz Δ izostavljanjem odgovarajuće vrste i odgovarajuće kolone.

3. Redukcija topologije

3.1 Topološke operacije

Elektronska kola se nakon uvođenja linearnih modela poluprovodničkih komponenata najčešće mogu pojednostaviti primenom određenih ekvivalencija za elemente. Paralelna veza više pasivnih elemenata kola zamenjuje se ekvivalentnim elementom okarakterisanim sumom admitansi. Ukoliko su ulazni krajevi SGKN spojeni, generator se na izlazu ponaša kao otvorena veza, dok se u slučaju kada su ulazni i izlazni pristup uzajamno povezani on ponaša kao admitansa.

U prethodnom poglavlju je pokazano da se polinom brojioca ili imenioca funkcije kola može izraziti u zavisnosti od dva polinoma koji predstavljaju granične vrednosti funkcije kola kada admitansa ili transkonduktansa određenog elementa kola teži nuli odnosno beskonačnosti (2.7-2.9). Ova algebarska operacija je jedan korak rekurentne faktorizacione procedure (2.10-2.12). Dva generisana analitička izraza odgovaraju funkcijama kola dve električne mreže čiji je opis izmenjen promenom prirode elementa čijoj admitansi je dodeljena jedna od dve ekstremne vrednosti $y_i \rightarrow 0$ ili $y_i \rightarrow \infty$. Ovaj element kola se praktično modelira idealnim elementom, čime se redukuje kompleksnost električne mreže. Svakom aritmetičkom izrazu u rekurentnoj jednačini (2.10-2.12) odgovara operacija u topologiji kola. Svakom od aritmetičkih izraza (2.10-2.11) rekurentne jednačine odgovara operacija u topologiji kola.

Dodeljivanje nulte vrednosti admitansi elementa predstavlja eliminaciju simbola iz simboličkog izraza. Sa stanovišta topologije kola ona predstavlja redukciju grane, jer se ovom operacijom eliminiše grana. Sa druge strane, dodeljivanje beskonačne vrednosti admitansi predstavlja njenu ekstrakciju iz izraza, a sa stanovišta topologije kola, predstavlja redukciju broja nezavisnih čvorova. Ovom operacijom smanjuje se broj promenljivih odnosno admitansni red funkcije kola se umanjuje za jedan.

Svi realni elementi kola sa jednim pristupom, kapacitivnosti, otpornosti i induktivnosti se interpretiraju kao admitanse, y_i . Tokom postupka analize električne mreže ove admitanse se zamenjuju sa dva idealna elementa: otvorenom vezom kada je ($y_i \rightarrow 0$) ili kratakim spojem za ($y_i \rightarrow \infty$).

Početno kolo je razloženo na dva nova kola pri čemu oba imaju redukovanu topologiju:

- (i) jedna grana je uklonjena (*otvorena veza* ↔ *eliminacija*)

- (ii) dva čvora koji predstavljaju krajeve elementa se spajaju u jedan
(*kratak spoj* ↔ *ekstrakcija*).

Pored elemenata sa jednim pristupom, modeli CMOS komponenata najčešće sadrže SGKN koji predstavlja element sa dva pristupa. Neophodno je razmotriti ponašanje ovog elementa električne mreže ukoliko njegov parametar teži jednoj od dve ekstremne vrednosti.

Kada transkonduktansa teži nuli, $g_{mi} \rightarrow 0$, SGKN se zamenjuje otvorenom vezom na ulaznom i na izlaznom pristupu. Kada $g_{mi} \rightarrow \infty$ postoje dva moguća slučaja za modifikaciju topologije kola. Ukoliko se deo signala vraća sa izlaza na ulaz transkonduktanskog pojačavača, njegovo dejstvo će imati za posledicu da kontrolišući ili ulazni napon ima nultu vrednost. Ulazni priključci su virtuelno kratkospojeni, jer su ulazni krajevi otvoreni a razlika potencijala izjmedju njih jednaka nuli. Izlazna struja kontrolišućeg generatora biće uslovljena nultom vrednošću napona na ulaznom pristupu i može imati proizvoljnu vrednost. Ponašanje SGKN se u ovom slučaju modeluje parom singularnih elemenata nulator-norator, poznatom kao nulor [Car_961, Car_965].

Ukoliko ne postoji prenos signala od izlaza transkonduktanskog pojačavača ka njegovom ulazu, izmena opisa kola kada se transkonduktansi dodeli beskonačna vrednost je drugačija. Očigledno je da će u ovom slučaju i vrednost funkcije kola težiti beskonačnosti. Imenilac funkcije kola ne sadrži parametar g_{mi} , ($D_{\infty g_{mi}} = 0$), odnosno može se izraziti na sledeći način:

$$H = \frac{N_{0g_{mi}} + g_{mi} \cdot N_{\infty g_{mi}}}{D_{0g_{mi}}}, \quad (3.1)$$

$$H = H_0 + g_{mi} H_{\infty g_{mi}}, \quad (3.2)$$

gde je g_{mi} transkonduktansa SGKN.

U ovom slučaju u kolu možemo uočiti dva odvojena dela, pri čemu je ulazni port SGKN u delu kola u kome je ulaz a izlazni pristup u delu kola u kome je izlaz kola. Ukoliko su nakon niza redukcija kola ulazni priključci SGKN između krajeva naponskog ili strujnog pobudnog generatora, ovaj transkonduktanski pojačavač se ponaša kao nezavisni strujni generator. Takva transformacija transkonduktanskog pojačavača u nezavisni generator je primenjiva i u slučaju kada je u redukovanom kolu nezavisni generator izolovan od ostatka kola.

Za opis postupka redukcije kola uvedene su tri topološke operacije i to:

- *Kratkospajanje* – zamena grane kratkim spojem.

- *Eliminisanje* – zamena grane otvorenom vezom.
- *Nulorovanje* – zamena SGKN nulorom.

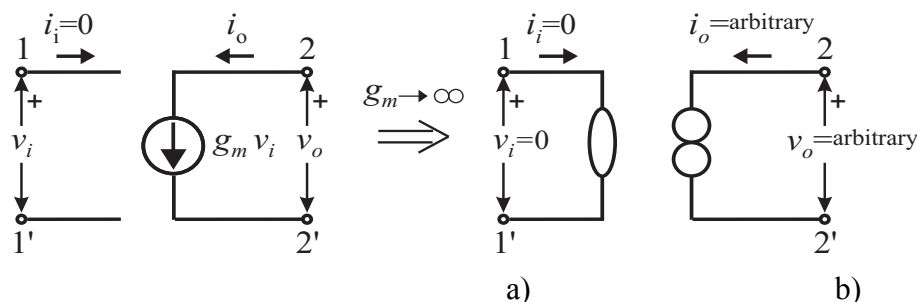
Svaka od navedenih operacija parametrima relanih elementima kola dodeljuje granične vrednosti, tako da ih transformiše u idealne. Karakteristike idealnih elemenata sumirane su u tabeli 3.1.

TABELA 3.1 *Strujno-naponske karakteristike idealnih elemenata*

Element	Napon	Struja
Nulator	0	0
Norator	Proizvoljan	Proizvoljna
Kratak spoj	0	Proizvoljna
Otvorena veza	Proizvoljan	0

3.2 Nulor

Nulor je četvoropol sastavljen od nulatora na ulazu i noratora na izlazu. Nulator je rezistivni element sa dva kraja kroz koji ne protiče struja i na kome je istovremeno pad napona jednak nuli ($u_0=0, i_0=0$). Norator je element kroz koji protiče proizvoljna vrednost struje i na kojem je proizvoljna vrednost napona ($u_n = \forall u, i_n = \forall i$) [Car_965]. Šematski prikaz zamene SGKN nulorom u slučaju kada transkonduktansa teži beskonačnosti, $g_m \rightarrow \infty$, dat je na slici 3.1.



Slika 3.1. Zamena SGKN u slučaju kada $g_m \rightarrow \infty$.

Bilo je pokušaja da se nulator i norator razmatraju kao nezavisni elementi kola, ali je kasnije dokazano da ove komponente predstavljaju samo matematički koncept bez fizičkog značenja [Tel_966]. Prisustvo nulatora u električnoj mreži nije od uticaja na strujne jednačine ali utiče na naponske jednačine kojima je opisano kolo. Kolo koje sadrži veći broj nulatora nego noratora nema rešenje i ovakva električna mreža nebi imala fizičkog smisla. Sa druge strane veći broj noratora nego nulatora u kolu značio bi redundantnost u opisu kola [Dav_967].

Dva singularna elementa mogu se javiti u opisu kola isključivo u sastavu fizički prihvatljivog četvoropola, nulora, koji čini par nulator-norator. Koncept nulora razvio je Carlin [Car_965] na osnovu ideje o idealnom pojačavaču koji je predložio Tellegen [Tel_954]. Nulor je četvoropol okarakterisan nultom transmisionom matricom, odnosno sistem jednačina koje povezuju napone i struje na pristupima u prenosnoj formi je:

$$\begin{bmatrix} v_1 \\ i_1 \end{bmatrix} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix} \begin{bmatrix} v_2 \\ -i_2 \end{bmatrix}. \quad (3.3)$$

Nulor ima veliki značaj u analizi i sintezi elektronskih kola. Osobina koja nulor čini atraktivnim je da on predstavlja univerzalni aktivni element. Praktično značenje ovog termina je da nulor zajedno sa pasivnim elementima (otpornostima i kapacitivnostima) predstavlja skup elemenata koji je dovoljan za realizaciju proizvoljne linearne funkcije kola [Car_961, Sch_000]. Brojni elementi kola uključujući idealne elemente kao što su operacioni pojačavač i idealni tranzistor mogu se modelirati nulorom.

3.3 Ekvivalencije redno i paralelno vezanih elemenata kola

Topološke operacije zamenjuju realne elemente električne mreže idealnim elementima (kratak spoj, otvorena veza, nulator, norator). Dodatna redukcija kompleksnosti kola može se izvesti ekvivalencijama za paralelnu i serijsku vezu elemenata kola. Paralelna, odnosno redna veza elemenata biće zamenjena ekvivalentnim elementom u skladu sa strujno-naponskim karakteristikama komponenata u spoju.

Tabela 3.2 daje pregled tipova elemenata koji nastaju paralelnim vezivanjem dvopola, idealnih elementa ili admitansi. Paralelna veza bilo kojeg elementa sa otvorenom vezom je izostavljena zbog trivijalnosti.

Paralelna veza nulatora i noratora može se smatrati kratkim spojem $i = i_0 + i_n = \forall i$, $v = v_n = v_0 = 0$. Odredjene veze elemenata, kao što je paralelna veza između nulatora, paralelna veza između noratora nisu moguće (validne) zbog ograničenja koje nameću karakteristike komponenata. Iz konstitutivnih jednačina elemenata sledi da se paralelna veza idealnog elementa sa pasivnim realnim elementom svodi na idealni element.

TABELA 3.2 Ekvivalencije paralelno vezanih elemenata














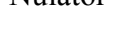


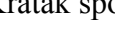


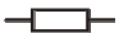



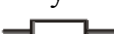




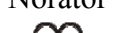


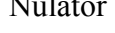




Paralelna veza	y	Norator	Nulator	Kratak spoj
				
				
Norator 		Nije validna		Nije validna
Nulator 			Nije validna	Nije validna
Kratak spoj 		Nije validna	Nije validna	Nije validna

Tabela 3.3 prikazuje ekvivalencije rednih veza različitih tipova dvopolnih elemenata. Podrazumeva se da potencijal čvora koji je zajednički za serijski vezane elemente nije kontrolišući za bilo koji kontrolisani generator u kolu. Redna veza elemenata sa kratkim spojem je izostavljena zbog trivijalnosti.

TABELA 3.3 Ekvivalencije redno vezanih elemenata

Redna veza	y	Norator	Nulator	Otvorena veza
				
				
Norator 		Nije validna		Nije validna
Nulator 			Nije validna	Nije validna
Otvorena veza 		Nije validna	Nije validna	Nije validna

Redna veza noratora sa nulatorom rezultuje otvorenom vezom $i = i_n = i_0 = 0$, $v = v_n + v_0 = \forall v$. Kao i u slučaju paralelno vezanih elemenata određene veze elemenata nemaju

fizičkog smisla. Redna veza dva nulatora ili dva noratora nije validna. U slučaju kada su serijski spojeni pasivni elementi (admitanse) sa nulatorom ili sa noratorom, admitansa će biti zamenjena kratkim spojem.

Ekvivalencije za spojeve SGKN sa idealnim elementima ilustrovane su u tabeli 3.4.

Veza nulatora ili kratkog spoja između ulaznih krajeva SGKN-a rezultuje eliminacijom ovog kontrolisanog generatora iz opis kola, zato što je u tom slučaju njegov kontrolišući napon jednak nuli. Ukoliko su norator ili kratak spoj u paraleli sa izlaznim portom SGKN, struja između izlaznih priključaka ovog elementa postaće proizvoljna. U ovom slučaju, kao i prethodnom, transkonduktanski pojačavača se eliminiše iz opisa kola.

TABELA 3.4 Ekvivalencije paralelnih veza transkonduktansnog pojačavača sa idealnim elementima









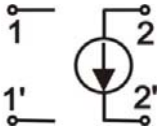

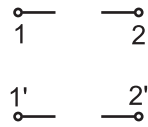
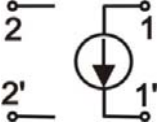
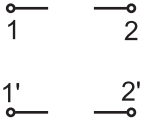
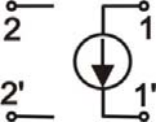
Paralena veza		

Do sada su razmatrane promene opisa kola koje su posledica uzajamne povezanosti različitih tipova elemenata na osnovu odgovarajućih konstitutivnih jednačina. Na topologiju kola pored međusobne povezanosti elemenata može da utiče i položaja elemenata u odnosu na ulazni ili izlazni port. Tabela 3.5 daje pregled izmena u opisu kola usled spajanja elemenata između ulaznih ili između izlaznih priključaka.

Polinom imenioca i polinom brojioca funkcije kola generišu se nezavisno. Generisanje funkcije kola odvija se prema faktorizacionoj proceduri (2.7-2.9) pri čemu se admitansama kola

dodeljuju dve granične vrednosti. Kao što je ranije navedeno, algebarskim operacijama data je topološka interpretacija prema kojoj je svakom od polinoma u faktorizacionoj proceduri pridruženo odgovarajuće kolo. Ukoliko opis kola nema fizički smisao tada ne postoji funkcija kola koja mu se može pridružiti, odnosno odgovarajući polinom je jednak nuli. Prilikom razmatranja brojioca smatra se da je polinom koji odgovara tom redukovanom kolu jednak nuli i u slučaju kada je došlo do prekida prenosa signala od ulaza ka izlazu električne mreže. Opis kola iz kojeg se određuje brojilac mora da sadrži informaciju o ulaznim i izlaznim priključcima kola. Prekid prenosa signala od ulaza ka izlazu kola je najjednostavnije ustanoviti ispitivanjem elemenata koji su vezani paralelno sa ulaznim odnosno izlaznim pristupom.

TABELA 3.5 Pregled izmena u opisu kola usled spajanja elemenata između ulaznih ili između izlaznih priključaka

	Ulazni port kola (1-1')	Izlazni port kola (1-1')
		
	Nije validno	
		Nije validno
	Nije validno	Nije validno
		
		

Imajući u vidu da se u procesu generisanja izraza funkcije kola svim realnim elementima dodeljuju dve ekstremne vrednosti, nula ili beskonačno, može se pokazati da se jedna od ove dve vrednosti u određenim slučajevima može odbaciti. Na ovaj način takvi realni elementi mogu se odmah zameniti idealnim.

Pasivnom elementu koji je vezan paralelno ulaznom ili izlaznom portu ne može se dodeliti beskonačna vrednost admitanse jer se, u tom slučaju, dobija vrednost funkcije kola jednaka nuli. Admitansama ovih elementa dodeljuje se druga ekstremna vrednost, odnosno nula, čime se oni eliminišu iz opisa kola.

Istom logikom se i u slučaju SGKN može odbaciti jedna od dve ekstremne vrednosti parametara za određene konfiguracije kola. Transkonduktansnom pojačavaču se direktno može dodeliti pojačanje jednako nuli ukoliko je njegov kontrolišući pristup vezan između izlaznih priključaka kola ili ukoliko je kontrolisan pristup vezan između ulaznih priključaka kola.

Transkonduktanski pojačavač se ponaša kao nezavisni strujni generator u slučaju kada je između ulaznih krajeva nezavisni naponski generator. Prema istom principu se i norator u nuloru, odnosno u paru nulator-norator, zamenjuje nezavisnim strujnim generatorom ukoliko krajevi nulatora postanu paralelno vezani sa naponskim generatorom. Iako paralelna veza nulatora i nezavisnog generatora nema fizički smisao usvojena je ova transformacija, jer u ovom slučaju par nulator-norator označava ekstrahovani SGKN, a ne stvarni nulor (usled toga što nulator i norator nisu više u istom delu kola).

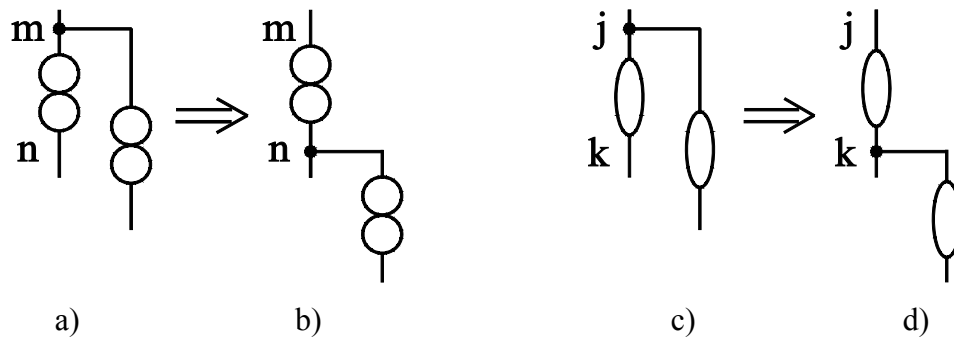
Singularni elementi, nulator i norator, se tokom postupka redukcije kola moraju zameniti drugim idealnim elementima da bi se dobilo kolo koje ima fizičkog smisla. Iz tabela ekvivalencija sledi da se ova dva elementa svode na kratak spoj, usled paralelne veze, ili otvorenu vezu usled redne veze jednog nulatora i jednog noratora. S obzirom da ulazni i izlazni port ne smeju da se kratkospajaju, jasno je da bilo koja električna mreža u kojoj su nulator ili norator povezani paralelno sa ulazom ili izlazom nije regularna, osim u gore pomenutom slučaju kada se nulor (ekstrahovani transkonduktanski pojačavač) transformiše u nezavisni generator.

3.4 Transformacije nulora

Pri određenim konfiguracijama kola potrebno je primeniti transformacije nulora da bi se uspešno obavila analiza kola s obzirom da isključiva primena topoloških operacija i ekvivalencija za paralelne i redne veze elemenata nisu dovoljni za generisanje algebarskog izraza funkcije kola.

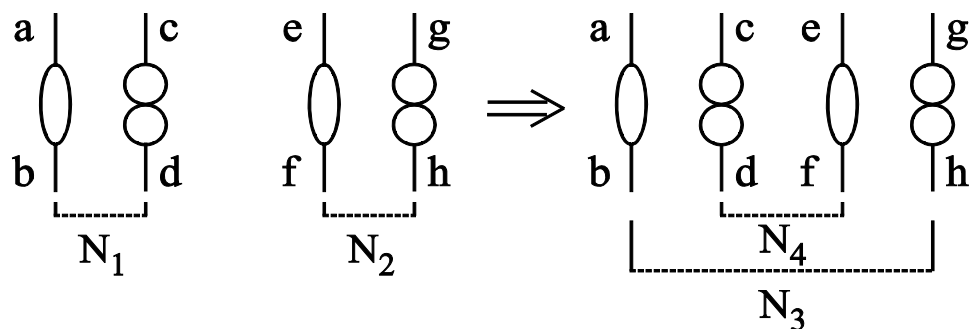
Da bi se generisao korektan opis kola neophodno je da se u toku postupka redukcije svi singularni elementi zamene drugim idealnim elementima (kratkim spojem, prekidom). Problem nastaje ukoliko u kolu postoji čvor za koji su vezani isključivo singularni elementi, jer se ovi elementi ne mogu ukloniti primenom topoloških operacija. U ovom slučaju primenjuje se transformacija stabla nulatora (noratora) [Hai_006a], koja je ilustrovana na slici 3.2. Prema ovoj transformaciji, potkolo koje se sastoji od para noratora sa jednim zajedničkim čvorem, prikazano na slici 3.2.a, transformiše se u potkolo sa slike 3.2.b. Identična procedura primenjuje se na stablo nulatora, odnosno potkolo sa slike 3.2.c transformiše se u potkolo sa slike 3.2.d.

Opisana transformacija primenjuje se nad singularnim elementima vezanim za isti čvor kola sve dok se ne dobije ekvivalentna mreža u kojoj su za specificirani čvor vezana dva singularna elementa. Nakon toga se može primeniti ekvivalencija za rednu vezu nulator-norator.



Slika 3.2. Ilustracija transformacije stabla nulora za noratore (a, b) i nulatore (c, d).

Ekvivalencije za rednu i paralelnu vezu noratora i nulatora važe za par nulator-norator koji sačinjava nulor. Na osnovu transformacije rasparrivanja nulora [Hai_006b] sledi da ove dve ekvivalencije važe i za proizvoljan par nulator-norator uz formiranje novog nulora od preostalog para nulator-norator. Prema ovoj transformaciji dva proizvoljna nulora mogu medjusobno da zamene svoje konstitutivne elemente i da formiraju drugi par nulora. Tokom postupka analize kola neophodno je sačuvati informaciju o uzajamno uparenim nulatorima i noratorima u odgovarajućem nuloru.



a)

b)

Slika 3.3 Ilustracija transformacije rasparrivanja nulora.

Slika 3.3 Ilustruje transformisanje nulora N_1 i N_2 (slika 3.3.a) u nulore N_3 i N_4 (slika 3.3.b). Naime, nolor N_1 je formiran iz nulatora $a-b$ i noratora $c-d$; nolor N_2 sastoji se od nulatora $e-f$ i noratora $g-h$. Nakon transformacije dobija se nolor N_3 sastavljen iz nulatora $a-b$ i noratora $g-h$, i nolor N_4 iz nulatora $e-f$ i noratora $c-d$.

3.5 Terminalni uslovi

Tokom postupka redukcije kola sprovode se istovremeno dve topološke operacije nad istom električnom mrežom. Jednom operacijom eliminiše se element kola dok se drugom isti element kratkospaja, u slučaju admitanse, ili zamenjuje nulorom, u slučaju SGKN. Električna mreža u kojoj je eliminisana grana specificirane admitanse služi za nastavak postupka redukcije kola. Par opisanih topoloških operacija sprovodi se više puta uzastopno nad zadatim nizom elemenata sve dok se ne generiše opis kola koji nije rešiv. Da bi se označila opisana uzastopna primena topoloških operacija, koja rezultuje većim brojem kola u kojima je broj nezavisnih čvorova umanjen za jedan, ovde će biti uveden pojam *Redukciono Razlaganje Kola (RRK)*. Sa aspekta algebarskih operacija *RRK* odgovara unutrašnjoj petlji faktorizacionog postupka (2.10-2.12). Analogni pojam pojmu *RRK* u kontekstu matičnog postupka analize kola je razvoj determinante duž određene vrste ili kolone.

Topološkim operacijama konvertuju se specificirani elementi kola u idealne elemente, odnosno elemente koji nisu opisani parametrima. Postupak eliminacije grana primenjuje se više puta uzastopno nad istim kolom sve dok se ne formira kolo koje nema fizički smisao. Treba imati u vidu razliku koja postoji između opisa realnog kola i opisa kola dobijenog redukcijom električne mreže. Razlog tome je činjenica da primenom topoloških operacija može da se formira kolo koje nije moguće dobiti povezivanjem realih elemenata.

Opis kola nema fizičkog smisla ukoliko sadrži čvor okarakterisan na jedan od sledeća dva načina:

- Struja ni jednog od elemenata kola ne zavisi od potencijala tog čvora,
- U čvor ne utiče niti iz njega ističe struja.

Kada se razmatraju pasivna kola, oba kriterijuma za ispitivanje fizičke opravdanosti opisa kola se svode na jedan. Matematički posmatrano, prva stavka znači da je u sistemu jednačina

koji opisuje kolo broj promenjivih veći od broja relacija, a druga da je broj relacija veći od broja promenjivih. U oba slučaja sistem jednačina nema fizički prihvatljivo rešenje. U prvom slučaju ne postoji rešenje a u drugom ne postoji jedinstveno rešenje za promenjive kola.

Polazeći od dva prethodno navedena uslova može se inspekcijom incidentnih grana čvorova ustanoviti da li je kolo rešivo. Kolo nije rešivo ukoliko sadrži čvor za koji važi jedan od sledećih kriterijuma:

1. Nema nijedne grane vezane za čvor
2. Incidentne elemente čvora čine jedan ili više nulatora
3. Za čvor je vezan isključivo nezavisni strujni generator
4. Incidentne elemente čvora čine jedan ili više zavisnih strujnih generatora i potencijal čvora nije kontrolišući za bilo koji element kola.
5. Incidentne elemente čvora čine jedan ili više noratora i potencijal čvora nije kontrolišući za bilo koji element kola.

Nakon svake topološke operacije inspekcijom topologije mreže određuje se da li opis generisanog kola ima fizički smisao. Polazeći od kriterijuma na osnovu kojih se određuje da li za opis kola postoji fizički opravdano rešenje, jasno je da se ovaj uslov neće promeniti ukoliko se strujni generator zameni otvorenom vezom a naponski kratkim spojem. Potencijali čvorova na krajeva naponskog generatora medjusobno su povezani konstitutivnom jednačinom elementa. Odavde sledi da se ova dva čvora ne mogu posmatrati odvojeno kada se ispituje da li kolo ima fizički smisao. Prema prethodno navedenim kriterijumima za donošenje odluke da li je kolo rešivo ili ne, sledi da uvođenje strujnog generatora u opis kola nije od uticaja. Na osnovu svega rečenog sledi da redukcioni postupak za imenilac razmatra kolo u kojem su grane nezavisnih generatora zamenjene unutrašnjim impedansama, strujni generatori otvorenim-vezama, a naponski generatori kratkim spojevima.

Postupak određivanja polinoma brojioca razlikuje se od postupka određivanja polinoma imenioca funkcije kola. Razlika se ogleda u kriterijumu prema kome se završava *RRK*. Kada se određuje imenilac, uzastopna eliminacija elemenata kola završava se kada generisano kolo nema fizički smisao. Tokom postupka generisanja izraza brojioca funkcije kola neophodno je za svako generisano kolo pored uslova fizičke ostvarljivosti proveriti i da li je vrednost funkcije kola nula (da li je došlo do prekida prenosa signala od ulaza ka izlazu). Ovaj dodatni uslov zahteva da se u opisu kola definišu ulazni i izlazni pristup. Oni ne smeju da se kratkospoje tokom celog postupka redukcije kola. Kada je izlazna veličina struja, neophodno je u opis kola uvesti naponski generator jednak nuli u grani kroz koju protiče izlazna struja. Izlazni pristup u ovom slučaju odgovara krajevima uvedenog naponskog generatora.

Kompaktnost generisanog algebarskog izraza direktno zavisi od izbora skupa elemenata kola po kojima se obavlja RRK. Usled razlike terminalnih uslova RRK za brojilac i imenilac funkcije kola, razlikovaće se optimalan skup admitansi po kojima se obavlja redukcija kola. Imajući u vidu ovu činjenicu, usvojeno je da se generisanje brojioca i imenioca funkcije kola sprovodi u dve odvojene procedure.

Uslov za završetak redukcije kola je postignut kada u opisu kola nema elemenata okarakterisanih parametrima, odnosno kada postoje isključivo idealni elementi. Prilikom određivanja imenioca, ovaj uslov je ispunjen kada su svi čvorovi kola spojeni u jedan čvor. Generisanje faktorizovanog izraza brojioca je završeno nakon uzajamnog povezivanja ulaznog i izlaznog porta kola.

3.6 Izmene opisa kola usled primene topoloških operacija

Izmene opisa kola koje prate generisanje analitičkog izraza funkcije kola posledica su samo tri topološke operacije (kratkospajanje, eliminisanje i nulorovanje). Primena topoloških operacija ne može se svesti na jednostavnu zamenu jednog realnog elementa idealnim, već se one odražavaju i na ostale elemente u kolu, njihovu prirodu i uzajamni položaj. Inspekcijom topologije električne mreže potrebno je ustanoviti indirektno posledice zamene elementa idealnim.

Kratkospajanje para čvorova u opštem slučaju ima za posledicu formiranje paralelnih veza elemenata kola. Radi identifikovanja paralelno vezanih elemenata u novom kolu nije neophodno pretraživati kompletnu netlistu kola, što bi značilo uzajamno upoređivanje krajeva svih elemenata kola. S obzirom da su elementi u novonastalim paralelnim vezama pre kratkospajanja bili incidentni sa jednim od dva čvora koji su spojeni, dovoljno je uporediti samo krajeve elemenata incidentnih sa čvorom spoja. Nastale izmene u opisu kola definisane su ekvivalencijama za paralelno vezane elemente, koje su sistematizovane u tabelama 3.2 i 3.3, pri čemu mogu nastati neki od sledećih slučajeva:

- Spajanje više elemenata istog tipa u jedan, okarakterisan sumom admitansi
 - pasivni dvopoli vezani paralelno,
 - transkonduktanski pojačavači čiji su kontrolišući i kontrolisani pristupi uzajamno paralelno vezani.
- Eliminacija elemenata

- admitanse u paraleli sa singularnim elementima se eliminišu,
 - transkonduktanski pojačavači čiji je kontrolisani pristup u paraleli sa nulatorom se eliminišu,
 - transkonduktanski pojačavač čiji je kontrolišući pristup u paraleli sa nulatorom se eliminišu.
- Formiranje dodatnog kratkog spoja usled paralelne veze nulatora i nulatora.
 - Generisano kolo nema fizički smisao usled paralelne veze dva singularna elementa istog tipa.

Spoj priključaka transkonduktanskog pojačavača može da dovede do promene prirode ovog elementa na sledeći način:

- Paralelna veza ulaznog i izlaznog pristupa SGKN transformiše element u admitansu.
- Kratkospajanje ulaznog ili kontrolišućeg pristupa znači eliminaciju transkonduktanskog pojačavača iz opisa kola.

Tokom postupka za određivanje brojioca funkcije kola neophodno je voditi evidenciju o ulaznom i izlaznom priključku kola kao i o relativnom položaju elemenata električne mreže u odnosu na terminalne priključke. Ukoliko je jedan od dva čvora u spoju ulazni ili izlazni priključak kola, neophodno je ispitati da li je došlo do premeštanja nekog od elemenata kola između terminalnih priključaka kola. Izmenjena električna mreža je, zavisno od tipa elementa koji u novoformiranom kolu povezuje terminalne čvorove, okarakterisana na jedan od sledećih načina:

- Kolo ima fizički smisao ukoliko se eliminiše element kola:
 - admitansa koja povezuje ulazne priključke kola,
 - admitansa koja povezuje izlazne priključke kola,
 - transkonduktanski pojačavač čiji je kontrolisani pristup između ulaznih priključaka kola,
 - transkonduktanski pojačavač čiji je kontrolišući pristup između izlaznih priključaka kola.
- Promena ulaza kola ukoliko je nulator povezuje ulazne priključke kola. U tom slučaju pobudni generator se kratkospaja dok krajevi nulatora koji sa nulatorom čini nulor postaju ulazni priključci kola.

- Kolo nije regularno (vrednost funkcije kola je nula) kada je:
 - nulator između izlaznih priključaka,
 - norator između ulaznih priključaka,
 - kratak spoj ulaznih ili izlaznih priključaka.

Kratkospajanje dva čvora kola može da prouzrokuje formiranje jednog ili više dodatnih kratkih spojeva. Ovo je posledica prisustva singularnih elemenata u redukovanoj električnoj mreži. Radi uspešnog sprovođenja postupka, dokle god se ne završe sve izmene opisa kola koje su direktna posledica kratkog spoja, ne pristupa se spajanju naknadno prouzrokovanih kratkih spojeva. Umesto toga, samo se evidentiraju parovi čvorova koji im odgovaraju. Nakon toga se, po istoj proceduri, generiše opis kola koji odgovara spoju specificiranog para čvorova.

Jedna od tri topološke operacije koje se izvršavaju tokom analize kola je nulorovanje odnosno zamena transkonduktanskog pojačavača nulorom. Ovom operacijom uvode se dva singularna elementa u opis kola, nulator između kontrolišućeg pristupa i norator između kontrolisanog pristupa SGKN. Dodatnom inspekcijom topologije kola potrebno je identifikovati elemente koji povezuju priključke uvedenog nulora. Na osnovu ekvivalencija za paralelno vezane elemente dolazi se do zaključka da kolo ili nema fizički smisao ili se preduzimaju dodatne operacije kojima se menja njegov opis. Algoritam prema kome se obavlja ekstrakcija SGKN ili nulorovanje čine sledeći koraci:

- Eliminacija elemenata koji su vezani između ulaznih ili izlaznih pristupa SGKN koji se ekstrahuje
 - admitansa između ulaznog pristupa,
 - admitansa između izlaznog pristupa,
 - SGKN čiji je kontrolisani pristup povezan između ulaznog pristupa SGKN koji se ekstrahuje,
 - SGKN čiji je kontrolišući pristup povezan između izlaznog pristupa SGKN koji se ekstrahuje.
- Premeštanje ulaznog priključka kola kada ulazni pristup SGKN koji se ekstrahuje povezuje ulazne priključke električne mreže.
- Kolo nema fizički smisao kada:
 - nulator povezuje krajeve ulaznog pristupa SGKN koji se ekstrahuje,
 - norator povezuje krajeve izlaznog pristupa SGKN koji se ekstrahuje.

4. Topološki dijagram odlučivanja

Ideja o grafovskom prikazu analitičkog izraza funkcije kola potiče od autora DDD-zasnovanog metoda [Tan_000]. Radi se o matičnom metodu koji Laplace-ov razvoj simboličke determinante prikazuje u formi grafa. Ovakava struktura podataka ima brojne prednosti pre svega zbog efikasne manipulacije algebarskim izrazom.

Metod simboličke analize koji se predlaže disertacijom takođe koristi prednosti strukture podataka u formi grafa. S obzirom da se radi o topološkom metodu ovde je usvojen dijagram odlučivanja koji se primenjuje na topologiji kola. Naime generisanje faktorizovanog izraza funkcije kola praćeno je izborom elementa kola po čijoj admitansi se razvija izraz funkcije kola i po kome se istovremeno menja opis kola.

Topološki Dijagram Odlučivanja (TDO) predstavlja grafičku interpretaciju analitičkog izraza imenioca ili brojioca funkcije kola. Dijagram se konstruiše direktno iz topologije kola tako da nema potrebe da se formira sistem jednačina, odnosno odgovarajuća matrica u simboličkom obliku [Djo_004]. Ovim grafom definisan je redosled ekstrahovanja i eliminisanja admitansi elemenata kola. Svakom od čvorova dijagrama pridružuje se opis kola koji se dobija nakon sprovedenih topoloških operacija. Da bi se u daljem tekstu izbegla zabuna oko termina, čvorovi dijagrama biće označeni sa ČD, dok će se za čvorove kola koristiti oznaka ČK. Izrazi brojioca i imenioca funkcije kola generišu se nezavisno, a takođe i dijagrami koji odgovaraju ovim izrazima.

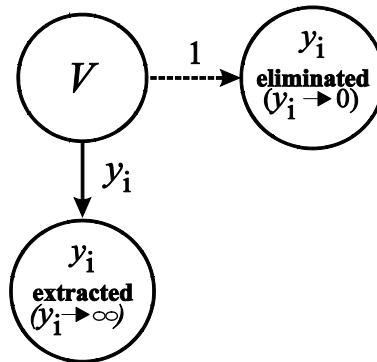
Granama dijagrama dodeljena je simbolička vrednost koja predstavlja admitansu ili doprinos elementa kola admitansnoj matrici (za kapacitivnost i induktivnost, sC odnosno $1/sL$). U opštem slučaju grana dijagrama može predstavljati sumu doprinosa elemenata kola, jer se paralelno vezani pasivni elementi kola tretiraju kao jedan element. Od značaja je da tokom analize kola bude što više paralelno vezanih elemenata jer se na taj način dobija kompaktniji dijagram.

Nad svakom električnom mrežom koja se formira tokom generisanja TDO, izuzev mreža dodeljenih terminalnim čvorovima, primenjuju se dve topološke operacije. Jedna od njih je eliminacija elementa kola a druga izdvajanje elementa, koja se u slučaju pasivnog dvopola identifikuje kao kratkospajanje, a u slučaju SGKN zamena elementa nulorom. Obe operacije predstavljaju pojednostavljivanje ili redukciju topologije kola, s obzirom da se u novoformiranim kolima taj element više ne javlja. Dva generisana kola pridružuju se odgovarajućim ČD kao što je prikazano na slici 4.1. Od ČD koji predstavlja inicijalno kolo polaze dve izlazne ivice. Jedna od grana, težine 1, usmerena je ka ČD čije je kolo dobijeno eliminacijom elementa, dok je ka čvoru dobijenom ekstrakcijom elementa usmerena grana čija težina odgovara admitansi elementa.

Izraz koji odgovara delu dijagrama sa slike 4.1 je:

$$P = y_i \cdot P(y_i \rightarrow \infty) + P(y_i \rightarrow 0). \quad (4.1)$$

Kolo koje je dobijeno eliminacijom elementa ima isti broj čvorova kao inicijalno kolo dok je broj nezavisnih čvorova u kolu dobijenom izdvajanjem admitanse umanjen za jedan. Broj čvorova kola predstavlja i broj činilaca u polinomu imenioca ili admitansni red. Položaj ČD u TDO treba da odgovara njegovom admitansnom redu, što je ilustrovano na slici 4.1.



Slika 4.1. Grafovski prezentacija operacije eliminacije i ekstrakcije elementa.

Čvorovi TDO grafa biće označeni sa V . U skladu sa njihovim dvostrukim značenjem, oznaka $V.circ$ se koristi za označavanje električne mreže, dok $V.expr$ označava polinom (brojilac ili imenilac) odgovarajuće funkcije kola.

Koren stabla ili polazni ČD sadrži opis kola koje se analizira, dok svi ostali ČD predstavljaju topologije koje su rezultat njegove redukcije (eliminacija i ekstrakcija admitansi). Svi ČD, osim terminalnih, imaju izlazne ivice usmere ka ČD na nižem nivou, koje za njega predstavljaju takozvane čvorove potomke. Ukoliko se za čvorove potomke usvoji indeksiranje prema redosledu kojim se formiraju, za j -ti ČD važi sledeća relacija:

$$(V.child(j)).circ = ((V.circ).elm(y_1, \dots, y_{j-1}))ext(y_j) \quad \text{za } j=1, 2, \dots, k \quad (4.2)$$

gde je:

- V čvor roditelj,
- $V.child(j)$ čvor potomak čija je ulazna ivica y_j ,
- y_j je j -ti element kola (sa aspekta kola), ili admitansa (sa aspekta izraza),
- $V.circ$ je kolo dodeljeno ČD V ,
- $(V.circ).elm(y_i)$ označava električnu mrežu dobijenu eliminacijom elementa y_i iz kola dodeljenog ČD V ,

- $(V.circ).ext(y_i)$ označava električnu mrežu dobijenu ekstrakcijom y_i iz kola dodeljenog ČD V ,
- k je broj elemenata kola u RRK.

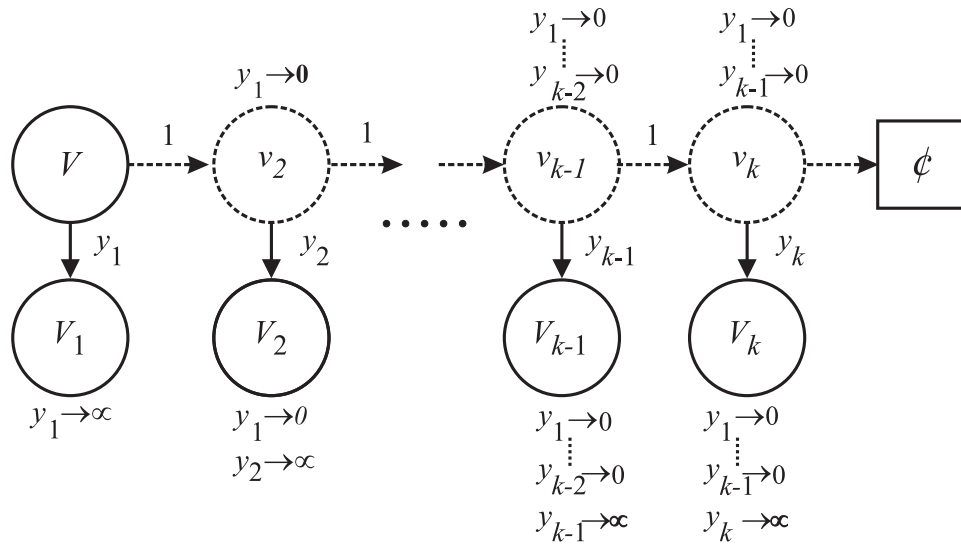
Istovremeno svakom čvoru potomku ($V.child(j)$) dodeljuje se funkcija kola dobijena aritmetičkim operacijama na sledeći način:

$$(V.child(j)).expr = V.expr(y_1 = \dots = y_{j-1} = 0, y_j \rightarrow \infty), \quad \text{za } j=1,2, \dots, k. \quad (4.3)$$

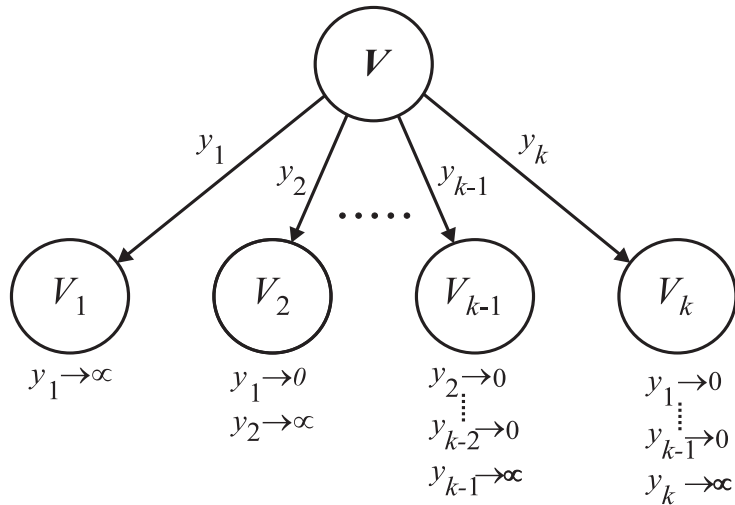
- $V.expr$ je analitički izraz dodeljen čvoru dijagrama V .

Rekurzivni postupak konstrukcije TDO prikazan je na slici 4.2.a. Ova slika istovremeno predstavlja grafički prikaz faktorizacionog postupaka opisanog jednačinama (2.10-2.12). Faktorizacija je sprovedena u skladu sa zadatim redosledom admitansi $\{y_1, \dots, y_k\}$. Bitno je naglasiti da je sadržaj čvorova dvostruk. Tokom faze konstrukcije oni predstavljaju netlistu. U fazi kada se generiše simbolički izraz, čvorovi predstavljaju polinome količnika ili ostatka prema (2.10) ili (2.11) respektivno.

Na početku je funkcija kola pridružena ČD roditelja, $V.expr$, faktorizovana u odnosu na prvu admitansu y_1 . Isprekidana strelica (na slici 4.2) usmerena je ka privremenom ČD označenom sa v_2 . Ovom ČD dodeljeno je kolo generisano eliminacijom elementa čija je admitansa y_1 ($y_1 \rightarrow 0$), dok sa aritmetičkog stanovišta predstavlja polinom ostatka deljenja. Puna strelica usmerena je ka kolu koje je dobijeno ekstrakcijom admitanse ($y_1 \rightarrow \infty$) i istovremeno predstavlja polinom količnika. Faktorizacioni postupak u odnosu na naredne admitanse y_i ($i=2, \dots, k$) primenjuje se uzastopno, svaki put na kolu koje odgovara ostatku prethodnog deljenja. Postupak se nastavlja sve dok postoji ostatak deljenja.



a)



b)

Slika 4.2 a) Jedan korak rekurzivne procedure za konstrukciju TDO

b) Deo grafa TDO dobijen nakon primene procedure sa slike 4.2.a

Privremeni čvorovi dijagrama v_j ($j=2, \dots, k$) označeni su na slici 4.2.a isprekidanim linijama da bi se naglasilo da se njihov sadržaj formira privremeno u toku faze konstrukcije stabla. S obzirom da električne mreže pridružene ovim čvorovima dijagrama sadrže isti broj nezavisnih ČK kao i kolo pridruženo njihovom čvoru roditelja, prikazani su na istom nivou sa njim.

Skup admitansi po kojima se obavlja redukciono razlaganje kola $\{y_1, \dots, y_k\}$ nazvaćemo *Skup izdvojenih admitansi (SIA)*.

Samo čvorovi označeni punim linijama predstavljaju čvorove potomke. Nad svakim od ovih kola primenjuje se ista procedura RRK. Slika 4.2.b predstavlja deo TDO grafa koji čine čvor roditelj i odgovarajući čvorovi potomci. Analitički izraz koji odgovara grafu prikazanom na slici 4.2 dobija se kao:

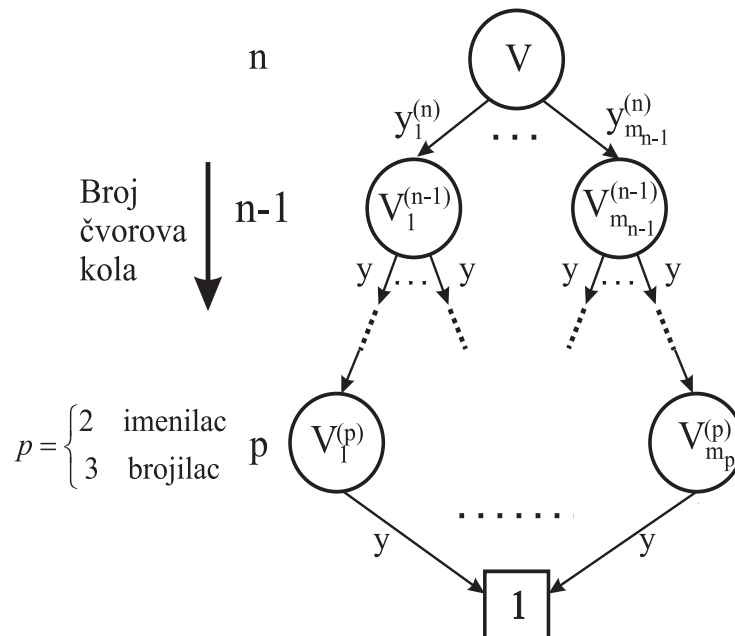
$$P = V \cdot \exp r = y_1 \cdot (V \cdot \text{child}(1)) \cdot \exp r + y_2 \cdot (V \cdot \text{child}(2)) \cdot \exp r + \dots + y_k \cdot (V \cdot \text{child}(k)) \cdot \exp r, \quad (4.4)$$

što je ekvivalentno sa:

$$P = y_1 \cdot P(y_1 \rightarrow \infty) + y_2 \cdot P(y_1 \rightarrow 0, y_2 \rightarrow \infty) + \dots + y_k \cdot P(y_1 \rightarrow 0, \dots, y_{k-1} \rightarrow 0, y_k \rightarrow \infty), \quad (4.5)$$

gde P predstavlja analitički izraz pridružen čvoru roditelja.

Opšti prikaz celog dijagrama dat je na slici 4.3 gde su: $V_j^{(i)}$ čvorovi dijagrama na nivou $i=1, \dots, n$; n broj čvorova celog kola; $y_j^{(i)}$ admitanse elementa kola na istom nivou, $j=1, \dots, m_i$ indeks admitanse; m_i broj ČD na nivou i . Dijagram se završava terminalnim čvorom koji predstavlja kolo svedeno na jedan čvor kada se određuje imenilac, odnosno par čvorova ili pristup kada se određuje brojilac. Terminalnom čvoru dodeljena je vrednost 1.



Slika 4.3. Prikaz Topološkog Dijagrama Odlučivanja

Generisanje simboličkog izraza funkcije kola iz TDO dijagrama obavlja se polazeći od dna stabla ka vrhu, pri čemu se, za svaki od čvorova stabla, rekurzivno generiše odgovarajući analitički izraz na sledeći način:

$$V.expr = \sum_{j=1}^k y_j \cdot (V.child(j)).expr \quad (4.6)$$

gde je:

- y_j težina izlazne ivice grafa usmerena ka čvoru $V.child(j)$,
- $V.expr$ simbolički izraz pridružen čvoru roditelja,
- $(V.child(j)).expr$ prethodno generisan analitički izraz koji odgovara čvoru potomka.

Svakom od čvorova dijagrama pridružuje se određena vrednost pri generisanju izraza polazeći od listova dijagrama ili terminalnih čvorova ka korenu. Postoje dva tipa terminalnih čvorova, terminalni čvor-1 i terminalni čvor-0. Prvi predstavlja električnu mrežu čija je funkcija kola jednaka jedinici dok drugi odgovara kolu koje nema fizički smisao. Ova situacija nastaje kada Kirchoff-ovi zakoni i strujno-naponske karakteristike elemenata u generisanom kolu nisu zadovoljeni istovremeno. Čvoru koji predstavlja kolo bez fizičkog smisala, dodeljena je vrednost nula. Ovaj tip terminalnog čvora označen je na slici 4.2.a simbolom ζ .

5. Tehnike za unapređenje efikasnosti metoda

5.1 Statički izbor topoloških operacija

Redosled kojim se procesiraju elementi kola ima značajan uticaj na efikasnost predloženog metoda simboličke analize. Nad svakom električnom mrežom koja je generisana tokom formiranja stabla odlučivanja primenjuje se redukciono razlaganje kola (RRK) koje kao rezultat daje skup novih kola. Ova operacija primenjuje se rekurzivno sve dok se ne ispune terminalni uslovi za redukciju kola.

Topološkom inspekcijom kola može se izvršiti minimizacija *skupa izdvojenih admitansi*, skraćeno označenog sa SIA, u odnosu na koji se obavlja RRK. Na ovaj način optimizuje se veličina dijagrama odlučivanja jer se za svaki čvor dijagrama minimizira broj izlaznih ivica, odnosno broj čvorova potomaka.

Minimizacija broja admitansi po kojima se obavlja redukcija kola ima višestruke efekte. Njome se optimizuje postupak generisanja analitičkog izraza jer se umanjuje broj kola čije se topologije ispituju, što se direktno odražava na dva bitna kriterijuma za procenu metoda SA: vreme procesiranja i zauzeće memorije. Istovremeno se povećava kompaktnost generisanog analitičkog izraza, što je najbitnije merilo kvaliteta metoda koji generišu funkciju kola u faktorizovanoj formi. Minimizovanje broja algebarskih operacija od velikog je značaja zbog brojnih primena u kojima se naknadno obrađuju rezultati izračunavanja.

Osnovna operacija predloženog metoda simboličke analize je rastavljanje polinoma brojioca ili imenioca funkcije kola na sumu dva polinoma, koji su dobijeni faktorizacijom u odnosu na specificiranu admitansu. U poglavlju 3 pokazano je da se oba polinoma, polinom ostatka i polinom količnika, mogu odrediti dodelom dve ekstremne vrednosti admitansi zahvaljujući čemu su aritmetičke operacije zamenjene topološkim. Operacija se ponavlja sve dok se ne dobije polinom ostatka jednak nuli.

U izrazima za faktorizaciju polinoma (2.7-2.9) pošlo se od pretpostavke da se oba polinoma, brojilac i imenilac, razlažu na dva dela, odnosno da ima sabiraka koji sadrže specificiranu admitansu i onih koji je ne sadrže. Međutim ovo nije uvek ispunjeno. Kriterijum prema kome se određuje kada je završeno redukciono razlaganje kola nije isti za oba polinoma. Sledi da se SIA (*skup izdvojenih admitansi*) za brojilac i imenilac razlikuju i u skladu sa tim biće posebno razmotrena dva algoritma prema kojima se ovi skupovi generišu. Radi povećanja efikasnosti

metoda polinomi brojioca i imenioca se generišu nezavisno, pri čemu se za svaki od ova dva analitička izraza formira poseban TDO.

5.1.1 Statički izbor topoloških operacija prilikom određivanja imenioca

Inspekcijom topologije električne mreže potrebno je ustanoviti minimalan skup realnih elemenata čijom bi se eliminacijom dobio opis kola koji nije rešiv.

U trećem poglavlju je opisan postupak kojim se proverava da li kolo ima fizički smisao. Ukoliko redukovana električna mreža sadrži barem jedan čvor za koji važi jedna od sledeće dve tvrdnje smatraćemo da kolo nema fizički smisao (ne može se naći funkcija kola):

- Ne postoji element kola čija struja utiče ili ističe iz čvora
- Ne postoji element kola čija struja zavisi od potencijala čvora

Metod za podizanje efikasnosti algoritma svodi se na određivanje minimalnog skupa realnih elemenata čijom bi se eliminacijom dobilo kolo okarakterisano na jedan od dva gore navedena načina. Potrebno je za svaki čvor napraviti evidenciju elemenata čije struje utiču u ili ističu iz čvora kao i elemenata čije struje zavise od potencijala selektovanog čvora. Osim realnih elemenata evidentiraju se i singularni elementi kola koji su incidentni sa čvorom da bi se pravilno donela odluka o uslovu kada se prekida RRK.

Svakom čvoru kola pridružuju se dva skupa elemenata:

- *Lista incidentnih elemenata*, koju čine realni elementi čije struje utiču ili ističu iz čvora,
- *Lista kontrolisanih elemenata*, koju čine realni elementi čije struje direktno zavise od potencijala čvora.

Ukoliko su za taj čvor vezani singularni elementi, uvode se dodatna ograničenja pri izboru SIA. Noratori i nulotori se ne mogu ukloniti iz opisa kola primenom eliminacije ostalih, realnih, elemenata kola.

Prema definiciji nulatora čvorovi na krajevima ovog elementa imaju jednake potencijale. Sledi da potencijal čvora za koji je vezan jedan ili više nulotora ostaje zavistan i nakon eliminacije svih elemenata iz *liste kontrolisanih elemenata*. Može se zaključiti da skup admitansi ove liste ne može da se usvoji za SIA.

Strujna relacija čvora za koji je vezan norator ostaje na važnosti i nakon eliminacije svih elemenata koji pripadaju *listi incidentnih elemenata*, tako da ova lista elemenata nije od značaja.

Ukoliko je za određeni čvor kola vezan istovremeno i nulator i norator važiće oba izvedena zaključka. U ovom slučaju, i nakon eliminacije elemenata iz *liste incidentnih* i *liste kontrolisanih* elemenata čvora, opis kola ostaje fizički prihvatljiv.

Postupak za izbor skupa elemenata koji se procesiraju tokom RRK sastoji se od sledećih koraka:

1. Za svaki od čvorova kola formirati sledeće liste elemenata:
 - a. listu incidentnih elemenata ukoliko je za čvor vezan nulator,
 - b. listu kontrolisanih elemenata ukoliko je za čvor vezan norator,
 - c. nema formiranja listi pridruženih čvoru ukoliko su za čvor vezani i nulator i norator,
 - d. listu kontrolisanih i listu incidentnih elemenata ukoliko za čvor nisu vezani singularni elementi.
2. Listu sa najmanjim brojem elemenata usvojiti za SIA.

5.1.2 Statički izbor topoloških operacija prilikom određivanja brojioca

Generisanje imenioca funkcije kola odvija se nezavisno od toga koja veličina kola je ulazna a koja izlazna, dok je prilikom određivanja brojioca neophodno definisati krajeve ulaznog i izlaznog pristupa kola. Zato postupak preuređenja topoloških operacija za određivanje brojioca zaslužuje posebnu pažnju.

Polazeći od primene Cramer-ove formule na sistem jednačina koji opisuje kolo, u drugom poglavlju su izvedeni određeni zaključci u vezi pravila redukcije električne mreže pri generisanju brojioca funkcije kola. Strujna jednačina čvora povezanog sa pobudnim generatorom ne uzima se u razmatranje prilikom generisanja izraza brojioca. Oдавde proizlazi da lista incidentnih elemenata ovog čvora ne može da se usvoji kao SIA. Takođe je pokazano da ni izlazna veličina ne treba da se uzima u obzir pri razmatranju električnog kola iz kojeg se generiše brojilac funkcije kola. Konstatovano je da treba usvojiti nulti napon između krajeva izlaznog pristupa, što praktično znači da lista kontrolisanih elemenata izlaznog čvora ne može da se usvoji za SIA.

Ukoliko se nakon eliminacije određenog skupa grana prekine prenos signala od ulaza ka izlazu, postignut je uslov za završetak RRK. Imajući ovu činjenicu u vidu otvara se mogućnost da se ispituje način redukcije koji će dovesti do topologije kola kojom bi se dodatno umanjio broj elemenata u redukovanom kolu, odnosno admitansi po kojima se obavlja faktorizacija.

Postupak za izbor skupa elemenata koji se procesiraju tokom RRK sastoji se od sledećih koraka:

1. Za svaki od čvorova kola formira se lista incidentnih elemenata i/ili lista kontrolisanih elemenata kola u skladu sa sledećim pravilima:
 - a. ukoliko čvor predstavlja jedan od krajeva izlaznog pristupa ili je za čvor vezan nulator, formirati listu incidentnih elemenata.
 - b. ukoliko čvor predstavlja jedan od krajeva ulaznog pristupa ili je za čvor vezan norator, formirati listu kontrolisanih elemenata.
 - c. ukoliko su za čvor vezani i nulator i norator, nema formiranja listi pridruženih čvoru.
 - d. u svim ostalim slučajevima formirati listu kontrolisanih i listu incidentnih elemenata za čvor.
2. Za svaku listu elemenata ispitati da li je izvodljivo prekidom određenog broja grana električne mreže prekinuti prenos signala od ulaza ka izlazu kola. Ukoliko postoji ovakva mogućnost ažurirati listu i svesti je na podskup elemenata čijom eliminacijom se realizuje prekid.
3. Admitanse liste sa najmanjim brojem elemenata usvojiti za SIA.

Algoritam koji je opisan u ovom poglavlju zasniva se na inspekciji topologije kola koja je pridružena određenom ČD i ne razmatra sadržaj prethodno formiranih kola, niti tok redukcije kola koji je prethodio. Imajući ovu činjenicu u vidu, postupak je nazvan statički izbor redosleda topoloških operacija.

5.2. Dinamički izbor topoloških operacija

Tehnika za povećanje efikasnosti metoda koja je opisana u prethodnom poglavlju isključivo se zasniva na inspekciji topologije kola za koje se određuje SIA. Dodatno povećanje kompaktnosti TDO može se ostvariti ukoliko se razmotre i kola koja su prethodno generisana tokom postupka redukcije. Suština postupka je u usvajanju redosleda sprovođenja topoloških operacija koji rezultuje što većim brojem uzajamno identičnih topologija kola, odnosno ČD. Tehnika povećanja efikasnosti metoda koja se zasniva na generisanju identičnih kola, *kola klonova*, nazvana je *dinamički izbor topoloških operacija* [Djo_006a, Djo_006b, Djo_010a].

Imajući u vidu prirodu ovog postupka neophodno je definisati ČD od kojeg započinje dinamički izbor admitansi koji se kasnije nastavlja nad ČD koji su iz njega izvedeni, odnosno čvorovima potomcima. Električna mreža koja odgovara ovom ČD naziva se *početno kolo*.

Dinamičko preuređenje topoloških operacija uzima u obzir prethodno sprovedene topološke operacije nad kolom. Informacije o skupu elemenata po kojima je, počevši od početnog kola, obavljena redukcija neophodno je proslediti u naredne korake redukcije.

Algoritam ima za cilj da različitim skupom topoloških operacija generiše što veći broj međusobno identičnih kola ili *kola klonova*. Uzastopna primena topoloških operacija nad elementima kola u istom delu električne mreže povećava verovatnoću generisanja kola sa identičnim opisom. Odavde proizilazi da je potrebno definisati deo početnog kola unutar koga se izvršavaju topološke operacije sve do završetka dinamičkog algoritma. Ovaj deo početnog kola naziva se *potkolo dinamičkog izbora*. Na ovaj način pojednostavljeno je praćenje nastalih promena u opisu električne mreže, jer su svedene na ograničeni deo kola.

Dinamički algoritam nadovezuje se na statički algoritam za izbor redosleda topoloških operacija. Naime, nakon sprovođenja topoloških operacija odabranih prema statičkom algoritmu u skupu generisanih kola primenjuje se dinamički algoritam za dalji tok redukcije, ukoliko je to izvodljivo.

Zamenom svih elemenata koji pripadaju potkolu dinamičkog izbora idealnim elementima generiše se takozvano *završno kolo dinamičkog izbora*. Natavak procedure sastoji se u prepoznavanju identičnih kola između završnih kola dinamičkog izbora. Jednakost dva ili više opisa kola može se jednostavno ustanoviti praćenjem promena umesto poređenja netlisti celih kola. Drugim rečima, nakon što su realni elementi unutar potkola zamenjeni idealnim, jednakost dve ili više rezultujućih električnih mreža može se utvrditi inspekcijom skupa uvedenih idealnih elemenata. Ukoliko je raspored uvedenih idealnih elemenata u generisanim kolima isti, za njih možemo da tvrdimo da su jednaka. Ima smisla upoređivati kola koja su istog admitansnog reda, odnosno sa istim brojem nezavisnih čvorova.

Ovde će biti izložena dva postupka kojima se određuje SIA korišćenjem preklapanja između generisanih kola. Prvi algoritam odnosi se samo na skup kola koja su dobijena direktno iz početnog kola, nakon primene topoloških operacija po elementima odabranim statičkim algoritmom. Prema ovom postupku generiše se samo jedno kolo klon i to isključivo primenom eliminacije elemenata.

Primenom drugog dinamičkog algoritma generišu se kola klonovi, ne samo eliminacijom elemenata, već i primenom ostalih topoloških operacija. Broj kola klonova zavisi od topologije kola. Ovaj postupak može da predstavlja nadogradnju dinamičkog algoritma koji se isključivo zasniva na eliminaciji elemenata, a može se primeniti i nezavisno.

5.2.1. Dinamički izbor topoloških operacija zasnovan na eliminaciji elemenata

Prema statičkom algoritmu za izbor redosleda topoloških operacija, skup elemenata nad kojim se primenjuju topološke operacije čine elementi koji su incidentni sa određenim čvorom kola (lista incidentnih elemenata) ili kontrolisani potencijalom čvora kola (lista kontrolisanih elemenata). Svi ili većina ovih elemenata su incidentni sa istim čvorom kola. Odavde sledi da najmanje potkolo dinamičkog izbora, odnosno deo kola unutar koga treba sprovesti topološke operacije, čine elementi čije su grane incidentne sa čvorom kome odgovara lista odabrana statičkim algoritmom.

Kolo nad kojim je primenjen statički algoritam za određivanje SIA je početno kolo za dinamički algoritam, dok deo kola koji čine svi elementi incidentni sa čvorom predstavlja *potkolo dinamičkog izbora*. Dinamički algoritam izbora topoloških operacija može se primeniti i ukoliko među elementima koji odgovaraju SIA početnog kola ima i onih koji nisu incidentni sa čvorom čija lista je odabrana. U ovom slučaju potrebno je da se pri *redukcijom razlaganju kola* najpre izvrši ekstrakcija tih elemenata da bi, nakon njihove eliminacije, mogao da se primeni dinamički algoritam.

Svi elementi potkola dinamičkog izbora su jednim svojim krajem vezani za isti čvor. Problem je kako dodatnim topološkim operacijama unutar kola generisanih primenom topoloških operacija koje su odabrane statičkim algoritmom, dobiti jedno isto kolo. Zajedničko za sva kola generisana od početnog kola je da je jedan od incidentnih elemenata internog čvora, zamenjen idealnim: kratkim spojem u slučaju admitanse ili nulorom u slučaju SGKN, kao i da je određeni broj ostalih incidentnih elemenata internog čvora eliminisan iz opisa kola. Ova kola su u TDO pridružena čvorovima potomcima ČD od kojeg je započeo postupak. U prvom generisanom kolu nije eliminisan ni jedan element potkola. Nakon toga se prema postupku za RRK, opisanom u poglavlju 3.5, u svakom sledećem kolu generisanom iz početnog kola, pored prethodno eliminisanih elemenata, dodatno eliminiše još jedan element potkola.

Nakon redukcionog razlaganja kola prema statičkom algoritmu za izbor elemenata redukcije nije moguće u svakoj situaciji primeniti dinamički algoritam izbora elemenata. Ova situacija nastaje ukoliko za čvor u odnosu na koji je formirana SIA (kao lista incidentnih elemenata ili lista kontrolisanih elemenata) važi da je:

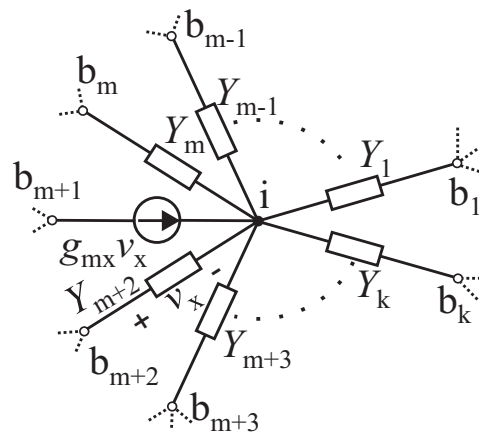
1. Kontrolišući za neki od preostalih elemenata kola
2. Incidentan sa barem jednim singularnim elementom.

Ukoliko ni jedan od gornja dva uslova ne važi, uvek je izvodljivo u generisanim kolima (potomcima početnog kola) definisati takav redosled topoloških operacija koji rezultuje sa više identičnih opisa kola. Najjednostavniji način da se iz kola potomaka početnog kola dobije ista električna mreža je da se u svakom od njih eliminišu preostali elementi koji su u početnom kolu bili povezani sa internim čvorom potkola. Kolo klon praktično se dobija kada se svi preostali

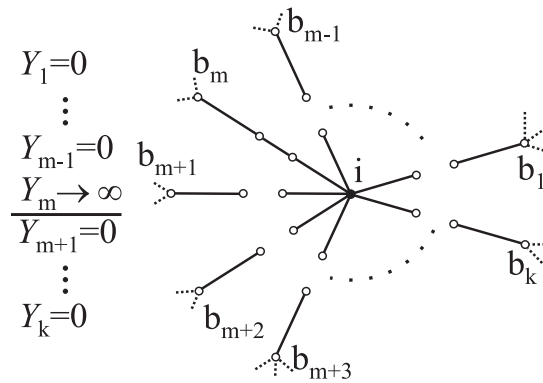
elementi potkola dinamičkog izbora, odnosno oni koji nisu zamenjeni idelanim elementom, zamene otvorenim vezama.

Slika 5.1 ilustruje dinamički izbor topoloških operacija zasnovan na eliminaciji grana. Potkolo dinamičkog izbora, prikazano na slici 5.1.a, čine svi elementi incidentni sa čvorom i , uključujući i SGKN g_{mx} . Rezultat primenjenih topoloških operacija je kratkospajanje internog čvora potkola dinamičkog izbora, i , sa jednim od graničnih čvorova b_i . U slučaju kada je ekstrahovan pasivan dvopol, interni čvor se kratkospaja preko grane ove admitanse. Slika 5.1.b prikazuje kolo generisano nakon sprovođenja topoloških operacija prema statičkom i dinamičkom algoritmu. Na istoj slici su navedene i primenjene topološke operacije, pri čemu su operacije iz prve RRK, određene po statičkom algoritmu, prikazane iznad linije, a operacije iz druge RRK, određene prema dinamičkom algoritmu ispod linije.

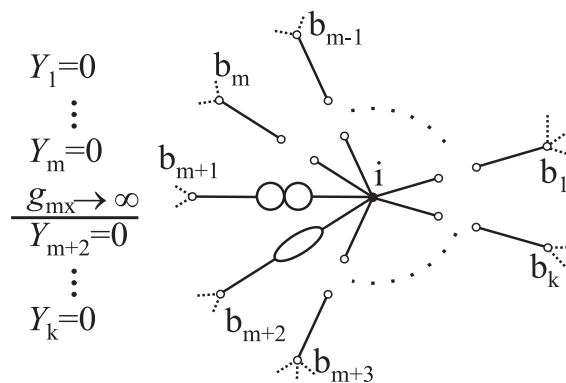
Isti pristup primenjiv je i u slučaju kada je ekstrahovani element transkonduktanski pojačavač, stim što je onda neophodno da ulazni i izlazni port ovog kontrolisanog generatora ima jedan zajednički kraj koji odgovara internom čvoru. Rezultat ekstrakcije je redna veza noratora i nulatora koja je ekvivalentna prekidu. Slika 5.1.c ilustruje ovaj postupak. Raspored svih elemenata električne mreže koji su izvan potkola dinamičkog izbora ostaće nepromenjen u odnosu na početno kolo.



a) Potkolo dinamičkog izbora



b) Završno kolo dinamičkog izbora



c) Završno kolo dinamičkog izbora

Slika 5.1 Ilustracija postupka dinamičkog izbora topoloških operacija zasnovanog na eliminaciji grana.

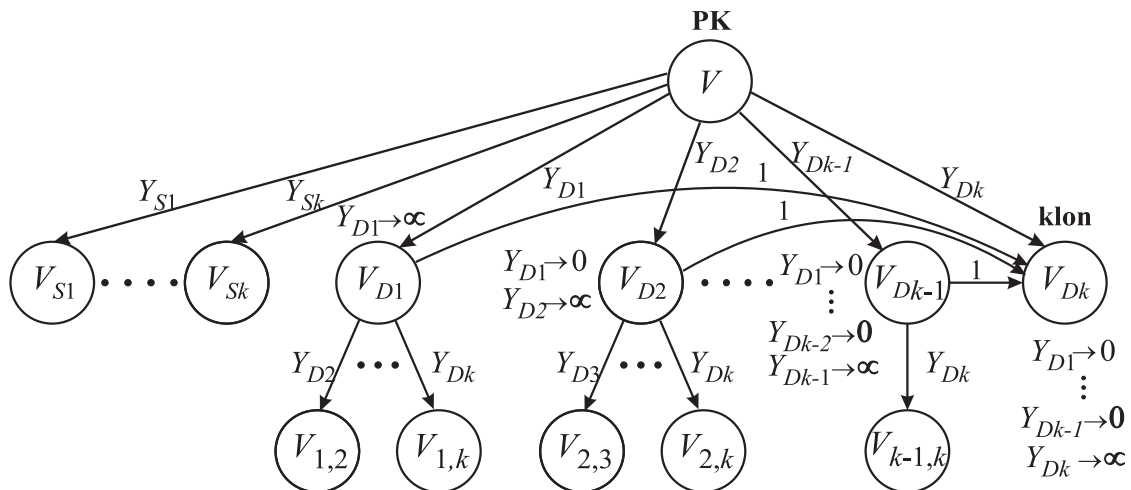
Da bi se izložena procedura interpretirala u topološkom dijagramu odlučivanja potrebno je za određene čvorove stabla uvesti horizontalnu izlaznu ivicu. Ovakva grafička interpretacija ivice znači da se njome povezuju čvorovi dijagrama koji imaju isti admitansni red. Težina grane iznosi jedan i praktično znači sabiranje sa analitičkim sadržajem čvora stabla ka kome je usmerena.

Koraci postupka dinamičkog izbora topoloških operacija zasnovanog na eliminaciji elemenata:

1. Statički izbor skupa izvdojenih admitansi SIA u *početnom kolu*
2. Donošenje odluke o primeni dinamičkog izbora SIA
3. Formiranje *potkola dinamičkog izbora* unutar početnog kola. Podela SIA na dva podskupa u zavisnosti od toga da li admitanse elemenata pripadaju potkolu dinamičkog izbora, \mathbf{Y}_D ili ne pripadaju \mathbf{Y}_S .
4. Redukciono razlaganje kola po admitansama skupa \mathbf{Y}_S .

5. Redukciono razlaganje kola po admitansama \mathbf{Y}_D .
6. U svakom od kola potomaka dobijenih primenom RRK nad admitansama iz skupa \mathbf{Y}_D primenjuje se dinamički izbor SIA. Prema ovom algoritmu SIA za svako kolo potomak čine preostali elementi \mathbf{Y}_D (koji nisu prethodno eliminisani niti ekstrahovani).
7. Rezultat redukcije u svim kolima je isto kolo klon u kojem su svi elementi potkola dinamičkog izbora eliminisani.

TDO na slici 5.2 ilustruje gore opisanu proceduru. Čvor stabla kojem je pridruženo početno kolo označen je sa V . Pretpostavlja se da se u prvom koraku (statički izbor admitansi) selektuje k elemenata kola $SIA = \{Y_1, Y_2, \dots, Y_k\}$. Treći korak algoritma razdvaja skup izdvojenih admitansi na dva potskupa zavisno od toga da li elementi pripadaju potkolu dinamičkog izbora, $\mathbf{Y}_D = \{Y_{D1}, Y_{D2}, \dots, Y_{Dk}\}$ ili ne pripadaju, $\mathbf{Y}_S = \{Y_{S1}, Y_{S2}, \dots, Y_{Sk}\}$. RRK početnog kola u četvrtom i petom koraku generiše $k = Dk + Sk$ opisa kola. Dinamički algoritam primenjuje se na kolima iz skupa $\{V_{D1}, V_{D2}, \dots, V_{Dk}\}$. Kolo klon označeno je sa V_{Dk} . Ka ovom čvoru dijagrama usmereno je $k-1$ jediničnih ivica grafa.



Slika 5.2. Topološki dijagram odlučivanja konstruisan prema dinamičkom algoritmu za izbor topoloških operacija.

Dinamičko preuređenje topoloških operacija daje dvostruki doprinos povećanju efikasnosti simboličkog metoda. U prvom planu je povećanje kompaktnosti generisanih analitičkih izraza funkcije kola. Pored toga značajno se povećava efikasnost postupka za generisanje simboličkog izraza funkcije kola, kako u pogledu vremena procesiranja tako i u pogledu zauzeća memorije. Vreme procesiranja je smanjeno usled umanjenja broja kola i čvorova stabla generisanih tokom

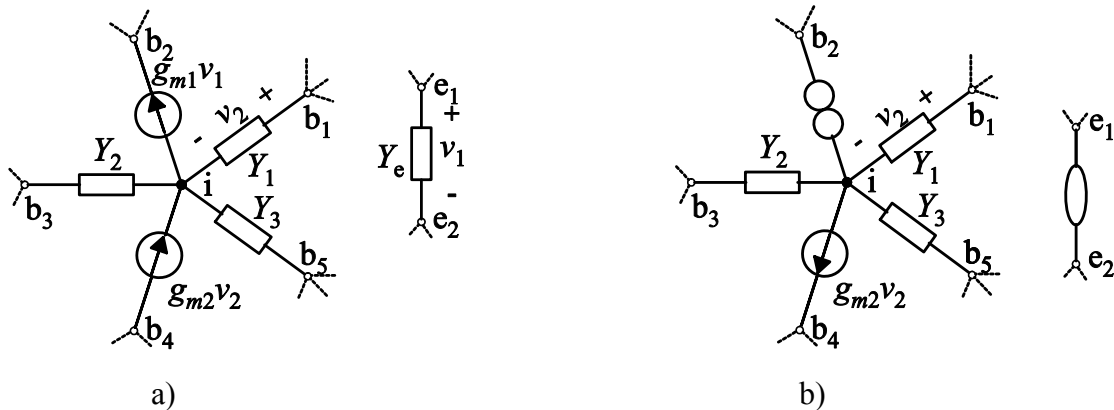
postupka analize. Drugi efekat koji smanjuje vreme procesiranja je inspekcija dela električne mreže umesto ispitivanja celog kola. Efekti ove tehnike još više dolaze do izražaja sa povećanjem velične kola kao i njegove gustine.

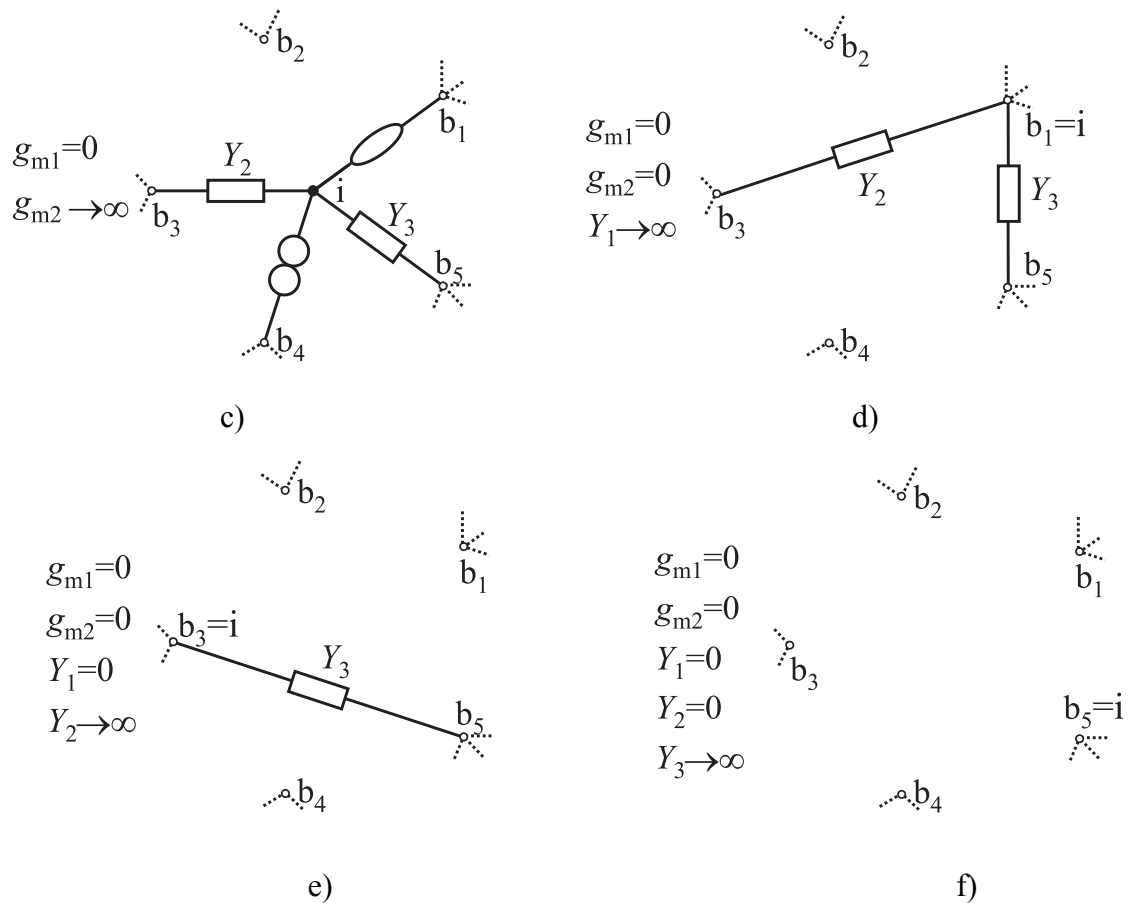
Opisani postupak za izbor radosleda izdvajanja admitansi biće ilustrovan na primeru. Skraćeni opis kola koji prikazuje samo elemente koji sačinjavaju SIA, određen primenom statičkog algoritma, prikazan je na slici 5.3.a. Ovaj skup elemenata predstavlja listu incidentnih elemenata za čvor i odnosno elemente čije struje utiču ili ističu iz ovog čvora.

U razmatranom primeru transkonduktanski pojačavač g_{m1} se ne uzima u obzir pri dinamičkom postupku izbora admitansi jer ulazni port nije povezan sa čvorom i . Potkolu dinamičkog izbora čine tri admitanse i jedan transkonduktanski pojačavač: $\{Y_1, Y_2, Y_3, g_{m2}\}$. Interni čvor ovog potkola je čvor i dok su granični čvorovi $\{b_1, b_3, b_4, b_5\}$.

Redukciono razlaganje kola započinje sa transkonduktansom g_{m1} koja ne pripada potkolu dinamičkog izbora. Nakon izdvajanja ove transkonduktanse dobija se kolo prikazano na slici 5.3.b. Zamena SGKN nulorom, prouzrokuje promene opisa kola izvan dela kola koji okružuje čvor i , jer se na mestu kontrolišućeg porta dodaje novi element, nulator. Ovo je razlog zbog kojeg u generisanom kolu ne može da se primeni dinamički algoritam za izbor topoloških operacija.

Ekstrakcija elemenata koji pripadaju potkolu dinamičkog odlučivanja započinje sa transkonduktansama. Razlog za ovakav redosled procesiranja elemenata leži u činjenici da bi izdvajanje transkonduktanse nakon admitansi rezultovalo konfiguracijom u kojoj je spoj nulatora i nulatora na graničnom čvoru, a ne na internom. U ilustrativnom primeru najpre se ekstrahuje transkonduktansa g_{m2} . Kolo generisano nakon zamene SGKN nulorom prikazano je na slici 5.3.c.





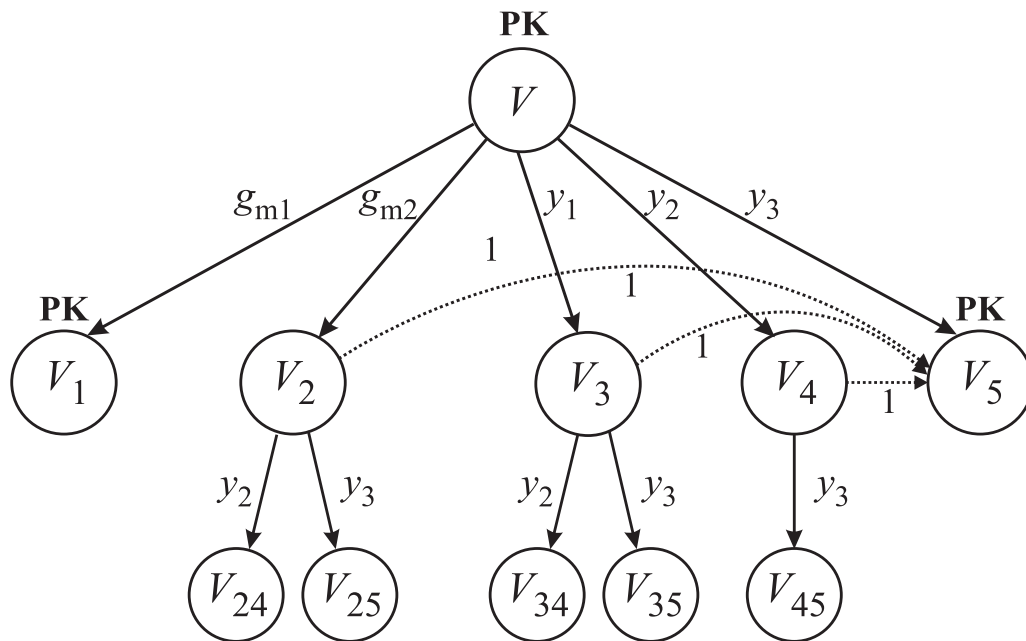
Slika 5.3. Primer primene dinamičkog algoritma za izbor topoloških operacija.

Nakon toga, pošto su eliminsana dva SGKN, kratkospaja se admitansa Y_1 . Kolo dobijeno ovom topološkom operacijom prikazano je na slici 5.3.d. Ista procedura se primnjuje i nad admitansom Y_2 . Kolo koje se dobija kao rezultat ove operacije prikazano je na slici 5.3.e.

Na kraju, jedini preostali element iz SIA je admitansa Y_3 koja povezuje čvor i sa graničnim čvorom b_5 . Kratkospajanjem grane ovog elementa dobija se opis kola prikazan na slici 5.3.f. Kao što se sa slike vidi svi elementi kola nad kojima je primenjena ekstrakcija su eliminisani iz opisa kola, odnosno zamenjeni otvorenim vezama. Prema prethodno opisanom postupku odgovarajućim izborom skupova admitansi koje se izdvajaju iz kola tokom narednog koraka RRK, generisaće se veći broj kola sa ovim opisom.

Dinamički algoritam primenjiv je na kola sa slika 5.3.c, 5.3.d i 5.3.e. Ukoliko se u kolu sa slike 5.3.c eliminišu admitanse Y_2 i Y_3 dobiće se kao rezultat električna mreža u kojoj je posmatrano potkolo svedeno na rednu vezu noratora i nulatora između graničnih čvorova b_1 i b_4 . Ova redna veza ekvivalentna je prekidu, čime se opis kola svodi na kolo sa slike 5.3.f. Na

isti način, nakon eliminacije admitansi Y_2 i Y_3 iz kola sa slike 5.3.d, generiše se kolo identično kolu sa slike 5.3.f.



Slika 5.4. Deo topološkog dijagrama odlučivanja koji odgovara RRK kola sa slike 5.3.

Slika 5.4 prikazuje deo topološkog dijagrama odlučivanja koji je generisan primenom postupka dinamičkog izbora admitansi nad potkolom 5.3.a. Kao što je opisano, nakon primene statičkog algoritma za izbor admitansi nad početnim kolom 5.3.a, generisano je pet čvorova potomaka: V_1 , V_2 , V_3 , V_4 , V_5 kojima su pridruženo kola 5.3.b, 5.3.c, 5.3.d, 5.3.e, 5.3.f respektivno.

Nad električnim mrežama dodeljenim ČD V_1 i V_5 ne primenjuje se dinamičko preuređenje admitansi, odnosno one predstavljaju kola za koja se izbor SIA obavlja nezavisno od prethodnih ekstrakcija (takozvana početna kola) dok se za čvorove dijagrama V_2 , V_3 , V_4 primenjuje postupak dinamičkog izbora admitansi. Pri tome se, kao kolo klon, četiri puta generiše identična električna mreža, koja je dodeljena ČD V_5 .

5.2.2. Dinamički izbor topoloških operacija zasnovan na eliminaciji i ekstrakciji elemenata

Radi daljeg povećanja efikasnosti predloženog metoda simboličke analize uvodi se postupak kojim se, nakon dve uzastopne RRK početnog kola, nastavlja dinamički izbor SIA. Ova procedura nadovezuje se na dva prethodno opisana algoritma za izbor topoloških operacija.

Redukciono razlaganje kola uvek započinje statičkim izborom topoloških operacija koji se isključivo zasniva na inspekciji topologije samog kola. Nakon sprovedene RRK dobija se skup kola potomaka ovog kola. SIA kola potomaka određuje se prema statičkom ili dinamičkom algoritmu, zavisno od toga da li su zadovoljeni određeni uslovi opisani u prethodnom poglavlju. Ukoliko se primenjuje dinamički algoritam, redukcija kola potomka obavlja se po preostalim elementima SIA kola roditelja, odnosno onih koji nisu ekstrahovani ili eliminisani u prethodnom koraku redukcije kola. Ova procedura ilustrovana je dijagramom na slici 5.2.

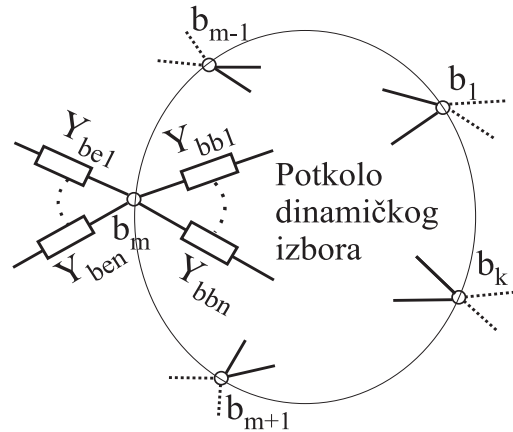
Šematski prikaz potkola dinamičkog izbora dat je na slici 5.1.a. Ovo potkolo sadrži samo jedan interni čvor, označen sa i , dok su granični čvorovi označeni sa $\{b_1, \dots, b_k\}$. U kolima izvedenim prvom RRK početnog kola idealni elementi, koji su zamenili realne, povezuju interni čvor i i granične čvorove potkola dinamičkog izbora.

Kola koja su izvedena iz početnog kola nakon dve uzastopne RRK, sadrže dodatne idealne elemente (kratak spoj, nulator, norator) između graničnih čvorova. Pojedini realni elementi koji povezuju granične čvorove su u paraleli sa idealnim i u skladu sa ekvivalencijama za paralelne veze elemenata, zamenjeni idealnim. Preostali realni elementi potkola, koji nisu zamenjeni idealnim, povezuju granične čvorove.

Ukoliko se tokom daljeg postupka redukcije kola nametne izvršavaje topoloških operacija nad elementima čiji krajevi povezuju granične čvorove, povećava se mogućnost generisanja identičnih kola. Različiti skup topoloških operacija primenjen na istom kolu može da rezultuje u nekoliko klonova tokom konstrukcije TDO-a. Oni se mogu javiti nakon direktne zemene realnih elemenata idealnim ili kao posledica paralelne veze realnih i idealnih elemenata (u skladu sa tabelom 3.2).

Potkolo dinamičkog izbora, koje predstavlja potkolo početnog kola unutar koga se sprovode topološke operacije u cilju povećanja mogućnosti generisanja identičnih kola, prošireno je u odnosu na proceduru opisanu u prethodnom poglavlju. Pored elementa koji su vezani za interni čvor, ovom potkolu pridodati su i svi elementi kola koji međusobno povezuju granične čvorove. Oni su na slici 5.2 označeni sa b_j . Na ovaj način omogućen je nastavak generisanja kola klonova iz početnog kola i u narednim koracima RRK. Transkonduktanski pojačavači se smatraju za deo potkola ukoliko i kontrolišući i kontrolisani pristup povezuju granične čvorove potkola dinamičkog izbora. Principijelni prikaz potkola dinamičkog izbora dat je na slici 5.5.

Bilo koji skup realnih elemenata unutar prethodno definisanog potkola dinamičkog izbora ne može da predstavlja SIA jer se i nakon eliminacije svih realnih elemenata iz ovog potkola generiše kolo koje ima fizički smisao. Odavde sledi da skup izdvojenih admitansi u kolima generisanim nakon dve uzastopne RRK mora da sadrži i elemente kola koji ne pripadaju potkolu dinamičkog izbora.



Slika 5.5. Principijelni prikaz potkola dinamičkog izbora za postupak dinamičkog izbora topoloških operacija.

U cilju generisanja što kompaktnijeg dijagrama odlučivanja potrebno je da se selektuje SIA sa što manjim brojem admitansi uz istovremeni uslov da deo ovog skupa čine admitanse elemenata unutar potkola dinamičkog odlučivanja. Statičkim algoritmom za izbor SIA selektuje se skup sa najmanjim brojem admitansi. Odavde sledi da je najpogodnije da se primeni statički algoritam za izbor SIA, koji će, umesto na sve čvorova kola, biti primenjen isključivo na čvorove koji pripadaju potkolu dinamičkog izbora, b_i za $i=1, \dots, k$.

$$\mathbf{Y} = lista(b_m),$$

$$|lista(b_m)| \leq |lista(b_i)| \quad \text{za } i=1, \dots, k, \quad (5.1)$$

gde je:

$b_i, i=1, \dots, k$ - čvorovi potkola dinamičkog izbora,

m - indeks čvora potkola dinamičkog izbora koji ima najmanju listu,

k - broj čvorova potkola dinamičkog izbora,

$lista(b_i)$ - lista incidentnih elemenata ili kontrolisanih elemenata čvora b_i ,

$|lista(b_i)|$ - broj elemenata liste,

\mathbf{Y} - skup izdovjenih admitansi.

Nakon dve uzastopne RRK ni jedan od čvorova u potkolu dinamičkog izbora nije interni, odnosno za svaki od čvorova je deo incidentnih grana unutar, a deo izvan potkola. Skup izdvojenih admitansi deli se na dva potskupa, \mathbf{Y}_D koji čine admitanse elemenata unutar i \mathbf{Y}_S koji čine admitanse elemenata izvan potkola dinamičkog izbora.

$$\mathbf{Y}_S = \{Y_i \mid Y_i \in \mathbf{Y} \wedge Y_i \notin \text{SubCir}\}$$

$$\mathbf{Y}_D = \{Y_i \mid Y_i \in \mathbf{Y} \wedge Y_i \in \text{SubCir}\} \quad (5.2)$$

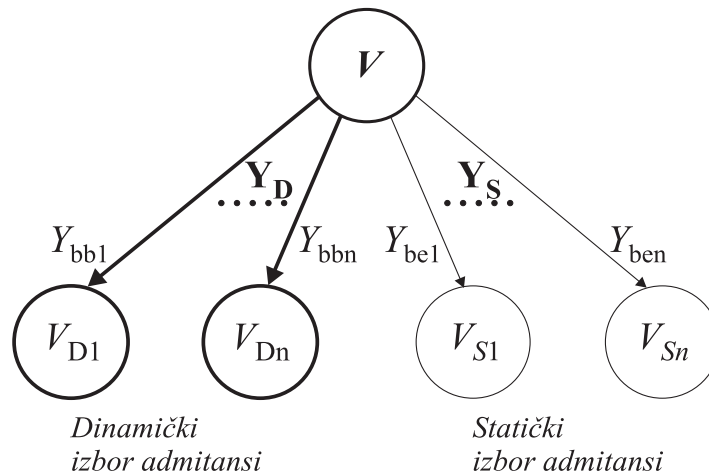
gde je:

Y_i - admitansa elementa kola,

SubCir - potkolo dinamičkog izbora.

Dinamički algoritam za izbor skupa admitansi primenjiv je na svim kolima potomcima početnog kola u kojima su topološke operacije primenjene isključivo nad elementima koji pripadaju potkolu dinamičkog izbora.

Topološke operacije će, najpre, biti sprovedene nad elementima koji pripadaju potkolu dinamičkog izbora, \mathbf{Y}_D . U svim kolima generisanim ovim topološkim operacijama nastavlja se primena dinamičkog algoritma, odnosno prate se nastale promene u kolu radi identifikacije preklapanja između generisanih kola. Nakon toga u okviru istog redukcionog razlaganja kola sprovode se topološke operacije nad elementima koji ne pripadaju potkolu dinamičkog izbora, \mathbf{Y}_S . Dijagram sa slike 5.6 ilustruje opisani postupak preuređenja topoloških operacija.



Slika 5.6. Principijelni prikaz dela TDO koji je konstruisan primenom dinamičkog algoritma za izbor topoloških operacija.

Upoređivanje sadržaja generisanih kola obavlja se između električnih mreža koje su generisane iz istog početnog kola ukoliko su u njima svi elementi unutar potkola dinamičkog izbora zamenjeni idealnim elementima. Ova kola se nazivaju *završna kola dinamičkog izbora*.

Ukoliko nema prethodno generisanog kola sa istim opisom, ova netlista se memoriše u tabeli čija je namena pronalaženje kola klonova. Identifikacija kola klonova znatno je efikasnija ukoliko se uzme u obzir da se sve izmene početnog kola nalaze unutar definisanog potkola. Sva

završna kola dinamičkog izbora okarakterisana su rasporedom idealnih elemenata (noratora, nulatora i kratkih spojeva) unutar potkola dinamičkog izbora. Odavde sledi da je dovoljno uporediti netliste idealnih elemenata koji povezuju čvorove ovog potkola. Ukoliko već postoji prethodno generisano kolo sa istim sadržajem, odnosno kolo klon, grana TDO usmerava se ka tom ČD.

5.3 Podela kola primenom topoloških operacija

Primena topoloških operacije u određenim slučajevima može da rezultuje kolom sastavljenim od više odvojenih celina koje se mogu nezavisno analizirati. Ovakav scenarijo je poželjan jer doprinosi povećanju kompaktnosti generisanog algebarskog izraza funkcije kola. U nastavku poglavlja biće razmotreni postupci koji se primenjuju radi podele kola generisanih tokom postupka analize. Suština ovih procedura je izmena redosleda topoloških operacija na takav način da njihovo sprovođenje rezultuje podelom kola.

Za razliku od dijakoptičkih metoda za dekompoziciju električnih mreža kojima se složeno kolo prema određenom kriterijumu deli na podmreže, pri čemu se sistem jednačina koji opisuje kolo reformuliše [Pet_986], ovde se ne primenjuje podela kola u bukvalnom smislu, već se podeljeno kolo generiše kao međurezultat postupka analize [Djo_005, Djo_006a].

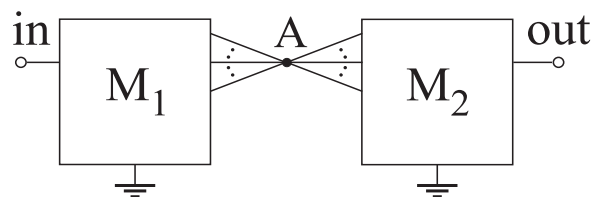
Razrađena su dva postupka za dekompoziciju kola. Jedan pristup sastoji se od eliminacije grana incidentnih sa određenim čvorom sve dok se kolo ne podeli na dve podmreže. Sve ove grane pripadaju listi incidentnih elementata čvora. Drugim pristupom se topološke operacije izvršavaju isključivo u jednom delu kola sve dok se cela ta podmreža ne svede na jedan idealni element, prekid ili kratak spoj. U prvom slučaju je praktično primenjen metod kidanja grana, a u drugom metod kidanja čvora [Hap_974].

Uzmaju se u obzir isključivo podele kod kojih postoji samo jedna tačka preseka. Ovakav pristup je u skladu sa uobičajenim kriterijumom za podelu kola, po kojem se minimizira broj peseka. Kod većine metoda za hijerarhijsku analizu kola usvojen je postupak za dekompoziciju prema kome se sve složene podmreže kao i celo kolo dele na dva manja potkola. Ukoliko postoji veći broj načina na koje se kolo može podeliti, koristi se drugi, često korišćeni kriterijum za dekompoziciju, da delovi kola budu što približnijih veličina, odnosno da podela bude balansirana.

Prilikom određivanja uslova za podelu kola korišćena je teorija grafova, pri čemu su grane kola tretirane kao ivice grafa a čvorovi kola kao čvorovi neorijentisanog grafa. Graf je povezan ukoliko između svaka dva čvora postoji barem jedan put, odnosno niz čvorova između kojih postoje ivice. Pod artikulacionim čvorom povezanog grafa podrazumeva se čvor čijim brisanjem kao i brisanjem svih ivica koje polaze od tog čvora, graf postaje nepovezan [Cve_986]. Grana

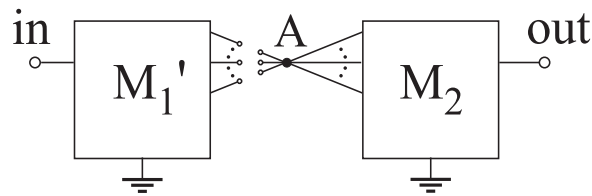
grafa čijom se eliminacijom postiže isti efekat naziva se most grafa. Najmanji broj čvorova koje je potrebno udaljiti iz grafa da bi se dobio nepovezan graf naziva se povezanost grafa. Ukoliko povezani graf sadrži artikulacioni čvor, on se kvalifikuje kako jednostruko povezani graf.

Za određivanje artikulacione tačke primenjuje se postupka za obilazak grafa, koji predstavlja posećivanje svih čvorova grafa i ispisivanje informacija pojedinim čvorovima bez ponavljanja [Uro_003]. Dokaz da je je čvor grafa artikulacioni je da ne postoji put koji polazi od tog čvora i obuhvata sve čvorove nepozvenog grafa. Ukoliko u grafu koji predstavlja topologiju kola postoji artikulacioni čvor, može se primeniti algoritam za generisanje podeljenog kola. Artikulacione tačke grafa odgovaraju čvorovima kola u odnosu na koje je moguće obaviti podelu kola na dva dela.



Slika 5.7. Generisanje izraza imenioca kidanjem čvorova.

Na slici 5.7 prikazana je principijalna šema kola koje se može podeliti na dva odvojena dela pri čemu su dve pod mreže označene sa M_1 i M_2 , a artikulacioni čvor sa A . Najpre će biti opisan postupak podele kola kidanjem grana. Uklanjanjem skupa grana koje povezuju artikulacioni čvor sa jednom od pod mreža kolo je podeljeno na dva dela, što je ilustrovano principijelnom šemom na slici 5.8.



Slika 5.8. Podela kola kidanjem grana

Eliminacija grane je integralni deo postupka za generisanje algebarskog izraza funkcije kola iz čega proizlazi da se izborom odgovarajućeg redosleda topoloških operacija može realizovati podela kola kidanjem grana. Kao što je detaljnije opisano u delu disertaciju koji se odnosio na opis postupka analize, nad svakim generisanim kolom primenjuju se istovremeno dve operacije: operacija eliminacije elementa kola (prekid) i operacija izdvajanja istog elementa kola (kratkospajanje ili nulorovanje). Sva kola dobijena ekstrakcijom admitanse dodeljuju se novim čvorovima dijagrama što je ilustrovano slikom 4.2.a. Odavde proizlazi da je za primenjenu proceduru kidanja grana broj novoformiranih kola, odnosno čvorova dijagrama, jednak broju

grana koje su eliminisane da bi se ostvarila podela kola. Nakon generisanja kola koje se sastoji od dva odvojena dela, svaka od dobijenih pod mreža analizira se nezavisno.

Kriterijum prema kome se određuje da li se primenjuje algoritam sa kidanjem grana, uzima u obzir minimalan broj grana koje se eliminišu. Ukoliko je on veći od broja elemenata SIA koji se dobija primenom statičkog izbora topoloških operacija, onda nema svrhe primenjivati ovu proceduru, jer bi se njenom primenom dobio lošiji rezultat.

Analiza podeljenog kola svodi se na analizu dva manja kola pri čemu se dobija mnogo kompaktniji izraz prenosne funkcije kola. Algebarski izrazi za brojilac, odnosno imenilac funkcije kola, svode se na proizvod odgovarajućih izraza brojilaca i imenioca oba dela.

Da bi dva dela kola mogla da se tretiraju kao nezavisne celine, neophodno je da nema prenosa signala u oba smera između njih preko podeljenih transkonduktansnih pojačavača. Izraz za imenilac kola sa slike 5.8 dat je izrazom (5.3). Prilikom određivanja imenioca prenosnih funkcija delova kola svi transkonduktanski pojačavači za koje oba pristupa nisu unutar iste pod mreže odstranjeni su iz opisa kola.

Ukoliko se signal prenosi od izlaza ka ulazu ili kada nema prenosa signala, brojilac je jednak nuli, tako da važi izraz (5.4). Kada postoji prenos signala od ulaza ka izlazu, tada se brojilac određuje izrazom (5.5), pri čemu se podeljeni SGKN u delu kola u kome je izlaz, M_2 , tretiraju kao nezavisni generatori, a njihovi kontrolišući pristupi koji su u delu kola gde je ulaz, M_1' , kao izlazni pristup za taj deo kola.

$$D = D_1' \cdot D_2, \quad (5.3)$$

$$\exists g_{m(M_1M_2)} \quad N = 0, \quad (5.4)$$

$$\exists g_{m(M_1M_2)} \quad N = \sum_i N_{1i}' \cdot N_{2i} \cdot g_{m(M_1M_2)i}, \quad (5.5)$$

gde su:

$$H_1' = \frac{N_1'}{D_1'} - \text{prenosna funkcija pod mreže } M_1',$$

$$H_2 = \frac{N_2}{D_2} - \text{prenosna funkcija pod mreže } M_2,$$

$g_{m(M_1M_2)i}$ - transkonduktansa SGKN čiji je kontrolišući pristup u pod mreži M_1' a kontrolisani pristup u pod mreži M_2 ,

N_{1i}' - brojilac koji odgovara prenosnoj funkciji od pobudnog generatora do kontrolišućeg pristupa transkonduktanskog pojačavača $g_{m(M1M2)i}$,

N_{2i} - brojilac koji odgovara prenosnoj funkciji od generatora $g_{m(M1M2)i}$ do izlaznog pristupa,

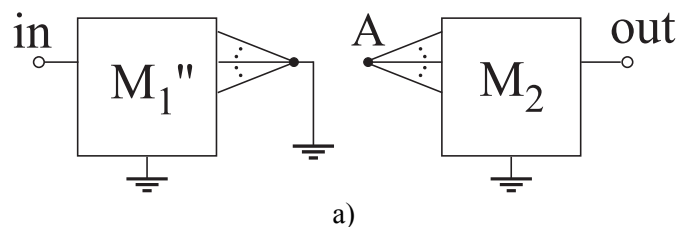
Podela kola kidanjem čvora primenjuje se ukoliko generisana električna mreža može da se predstavi principijelnom šemom prikazanom na slici 5.7 i ukoliko između podmreža M_1 i M_2 ne postoji prenos signala. Ovde je razmatrana najjednostavnija dekompozicija kola kod koje se kolo deli na dva dela kidanjem samo jednog čvora. Podrazumeva se da sve podmreže imaju isti referentni čvor.

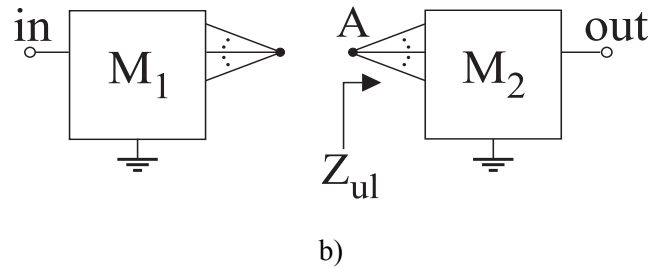
Postupak se svodi na to da se topološke operacije sprovede isključivo u jednoj od dve podmreže, recimo M_2 , sve dok ima realnih grana. Topološkom inspekcijom podmreže M_2 određuje se skup elementa kola po kojima se obavlja redukcija. Redukcija podmreže se sprovodi sve do postizanja terminalnih uslova za potkolo.

Zavisno od redosleda ekstrahovanja admitansi podmreže, analiza potkola rezultuje sa jednom od sledeće dve topologije:

- Podmreža je svedena na referentni čvor,
- Podmreža je sveden na zajednički čvor i masu.

Sve grupe admitansi čija ekstrakcija rezultuje referentnim čvorom predstavljaju sabirke analitičkog izraza za imenilac dela kola M_2 , koji je u (5.3) označen sa D_2 . Sve ostale kombinacije ekstrahovanih admitansi podmreže M_2 , kojima se dobijaju dva čvora, artikulacioni čvor A i masa, predstavljaju sabirke algebarskog izraza brojioca ulazne impedansu podmreže M_2 , Z_{ul} . Pokazano je da se dva dela kola mogu analizirati nezavisno pri čemu je potrebno obaviti po dve analize za svaku od podmreža. Slika 5.9 daje principijelni prikaz električnih mreža koje se analiziraju pri čemu slika 5.9.a prikazuje električna kola kada se generiše imenilac podmreže M_2 , a slika 5.9.b električna kola kada se generiše ulazna impedansa iste podmreže.





Slika 5.9. Podmreže koje se analiziraju prilikom primene postupka kidanja čvora.

Preduslov za primenu procedure podele kidanjem čvora je da nema razmene signala između dva dela kola, odnosno da nema podeljenih transkonduktansnih pojačavača. Imenilac funkcije kola sa slike 5.7 određen je jednačinom (5.6).

$$D = D_1 \cdot N_{ul2} + D_1'' \cdot D_2, \quad (5.6)$$

gde je:

D - imenilac prenosne funkcije kola,

$H_1 = \frac{N_1}{D_1}$ - prenosna funkcija podmreže M_1 , pri čemu je izlaz na mestu artikulacionog čvora.

$H_1'' = \frac{N_1''}{D_1''}$ - prenosna funkcija podmreže M_1 kada je čvor podele spojen sa referentnim čvorom, slika 5.8.a,

$Z_{ul2} = \frac{N_{ul2}}{D_2}$ - algebarski izraz za ulaznu impedansu podmreže M_2 , slika 5.8.b.

S obzirom da izraz brojioca funkcije kola predstavlja sve kombinacije skupa parametara čijim ekstrahovanjem treba da se dobije konfiguracija u kojoj su spojeni ulazni i izlazni čvor, može se zaključiti da brojilac može da se odredi kao:

$$N = N_1 \cdot N_2, \quad (5.7)$$

gde je:

$H_2 = \frac{N_2}{D_2}$ - prenosna funkcija podmreže M_2 , pri čemu je ulaz na mestu artikulacionog čvora.

Kada se ulazni i izlazni čvor nalaze u istom delu kola označenom sa M_1 , deo kola M_2 može da se analizira potpuno nezavisno kao u slučaju imenioca i tada važi:

$$N = N_1 \cdot N_{ul2} + N_1'' \cdot D_2. \quad (5.8)$$

Iz izraza za brojilac i imenilac kola u kome je primenjena podela kidanjem čvora (5.6-5.8) sledi da je za kompletnu analizu imenioca potrebno generisati četiri polinoma, a za analizu brojioca još dva polinoma. Za svaki od ovih polinoma konstruiše se nezavisno topološki dijagram odlučivanja. Prema proceduri kidanja čvora dva dela kola se analiziraju potpuno nezavisno, što otvara mogućnost paralelizacije postupka generisanja funkcije kola.

Može se desiti da kontrolišući čvorovi SGKN ne pripadaju istoj podmreži. Opis ovog transkonduktansnog pojačavača treba modifikovati na taj način što potencijal kontrolišućeg čvora, koji se nalazi u drugom delu kola, treba izjednačiti sa nulom. Ovo proističe iz činjenice da se dva dela kola analiziraju potpuno nezavisno.

Prvi korak pri analizi kola jeste ispitivanje da li je moguće obaviti podelu u odnosu na pojedine čvorove kola, odnosno da li u grafu koji opisuje kolo postoje artikulacione tačke. Čvorovi u kolu grupisani su u dve grupe. Jednu čine oni u odnosu na koje može biti izvršena podela kola ili spoljašnji čvorovi. Drugu obrazuju čvorovi u odnosu na koje nije moguće izvršiti podelu kola, odnosno unutrašnji čvorovi.

Za svaki od artikulacionih čvorova potrebno je analizirati odgovarajuće podmreže, kako bi se ispitalo da li ima uslova da se primeni procedura kidanja čvora. Ukoliko to nije izvodljivo onda se ispituje da li se, i sa kojim skupom grana, može obaviti dekompozicija kidanjem grana. U slučaju da postoji više artikulacionih čvorova u odnosu na koje se može primeniti algoritam kidanja čvora, koristi se sledeći kriterijum za izbor podele:

$$\{|M_1(A_m)| - |M_2(A_m)|\} \leq \{|M_1(A_i)| - |M_2(A_i)|\}, \text{ za } i=1, \dots, k, \quad (5.9)$$

gde je:

A_m - čvor u odnosu na koji se obavlja podela kola,

A_i - artikulacioni čvor sa indeksom i ,

$|M_1(A_i)|$ - broj čvorova u prvom delu kola, M_1 ,

$|M_2(A_i)|$ - broj čvorova u drugom delu kola, M_2 .

Važno je napomenuti da se nastoji da podela kola bude u što većoj meri balansirana, odnosno da delovi kola budu što približnije veličine.

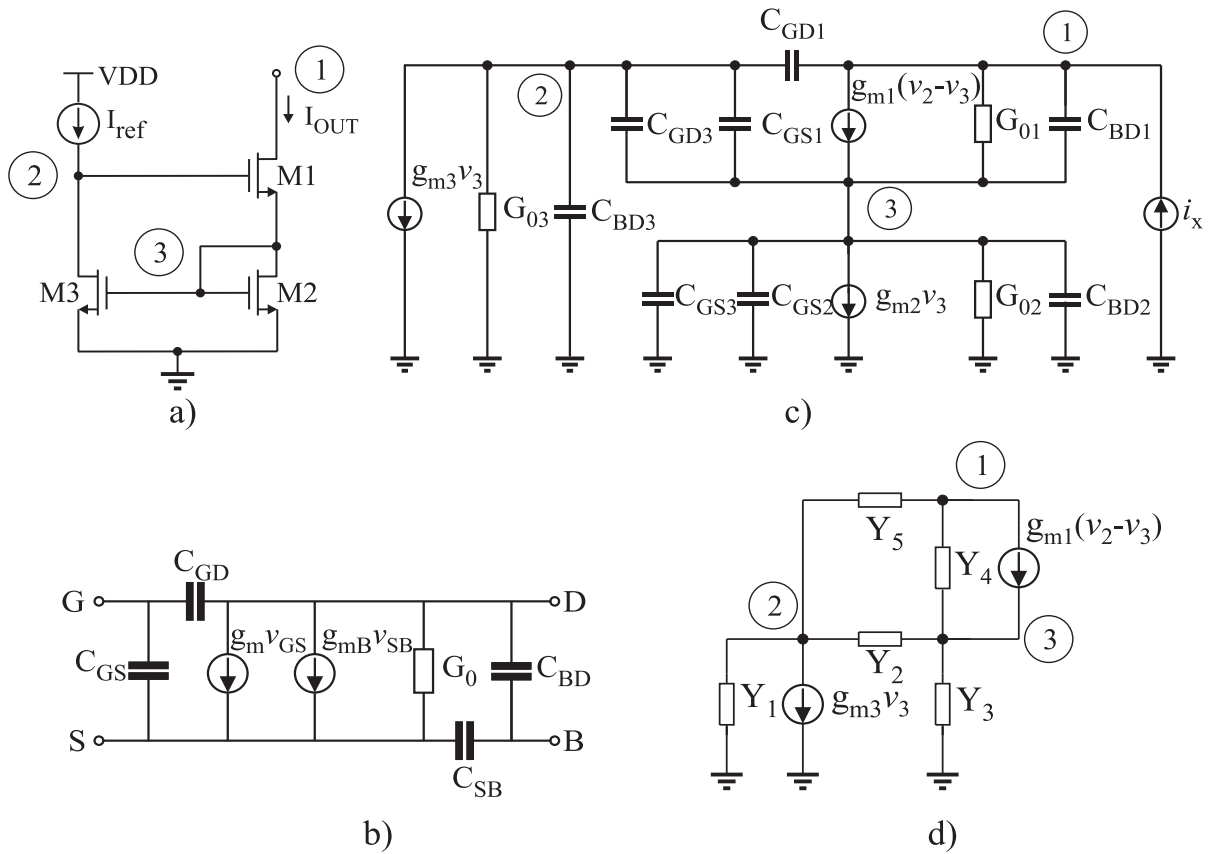
6. Ilustrativni primeri

Ilustracija metoda opisanog u disertaciji biće data na primeru analize dva jednostavna kola. Prvo analizirano kolo je Wilson-ov strujni izvor čija je šema prikazan na slici 6.1.a. Za ovo kolo određuje se algebarski izraz izlazne impedanse. Slika 6.1.c ilustruje ekvivalentno kolo za naizmenični signal pri čemu je za MOS tranzistore korišćen model sa slike 6.1b. Svi pasivni dvopoli koji su vezani u paraleli predstavljeni su preko jednog elementa koji je okarakterisan ekvivalentnom admitansom. Pojednostavljeno kolo dobijeno nakon primene ovih operacija prikazano je na slici 6.1.d.

Statički izbor topoloških operacija započinje formiranjem liste incidencije i liste kontrolisanih elemenata za svaki od čvorova u kolu. Tabela 6.1 daje za kolo sa slike 6.1.d prikaz svih listi elemenata koje su pridružene čvorovima kola. Skup izdvojenih admitansi čini lista sa najmanjim brojem elemenata, a to je lista kontrolisanih elemenata čvora sa indeksom 1, $SIA = \{Y_4, Y_5\}$.

Slike 6.2.a i 6.2.b prikazuju prvi korak postupka topološke redukcije, koji je objašnjen u trećem poglavlju. Na slici 6.2.a prikazano je kolo dobijeno nakon izdvajanja, odnosno kratkospajanja admitanse Y_4 ($Y_4 \rightarrow \infty$). Slika 6.2.b prikazuje opis kola nakon dve topološke operacije, eliminacije elementa Y_4 ($Y_4 = 0$) i kratkospajanja elementa Y_5 ($Y_5 \rightarrow \infty$). Redukciono razlaganje kola rezultovalo je sa dva nova kola.

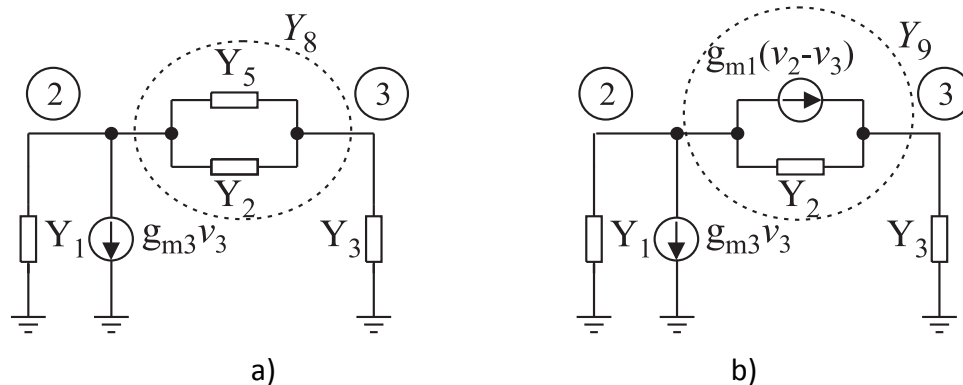
U kolu nastalom kratkospajanjem admitanse Y_4 (slika 6.2.a) elementi Y_2 i Y_5 vezani su paralelno, tako da se obavlja njihovo grupisanje u admitansu sa oznakom Y_8 . U kolu sa slike 6.2.b transkonduktanski pojačavač g_{m1} transformiše se u admitansu i , kao u prethodnom kolu, paralelna veza admitansi g_{m1} i Y_2 zamenjuje se sa admitansom Y_9 .



Slika 6.1 a) Električna šema Wilson-ovog strujnog izvora; b) Model MOSFET tranzistora; c) Ekvivalentno kolo za naizmenični signal; d) Pojednostavljeno ekvivalentno kolo.

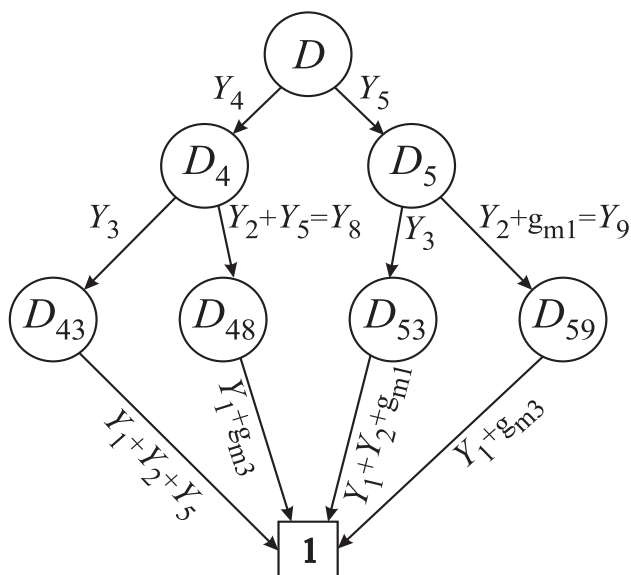
TABELA 6.1. Liste elemenata pridružene čvorovima kola sa slike 6.1.d

Polinom	čvor	Lista incidentnih elemenata		Lista kontrolisanih elemenata	
		Skup admitansi	broj admittansi	Skup admitansi	broj admittansi
Imenilac D Brojilac N	1	$\{Y_4, Y_5, g_{m1}\}$	3	$\{Y_4, Y_5\}$	2
	2	$\{Y_1, Y_2, Y_5, g_{m3}\}$	4	$\{Y_1, Y_2, Y_5, g_{m1}\}$	4
	3	$\{Y_2, Y_3, Y_4, g_{m1}\}$	4	$\{Y_2, Y_3, Y_4, g_{m1}, g_{m3}\}$	5



Slika 6.2 a) Topologija kola sa slike 6.1.d nakon ekstrakcije admitanse Y_4 ;
 b) Topologija kola sa slike 6.1.d nakon eliminacije Y_4 i ekstrakcije Y_5 .

Na slici 6.3 prikazan je TDO koji predstavlja algebarski izraz imenioca izlazne impedanse. Čvorovi dijagrama su označeni sa D . Čvorovima dijagrama D_4 i D_5 pridružena su kola prikazana na slikama 6.2.a i 6.2.b respektivno. Redukciona procedura se nastavlja rekurzivno nad svakim od generisanih kola sve do postizanja terminalnih uslova.



Slika 6.3 Topološki dijagram odlučivanja imenioca ulazne impedanse Wilson-ovog strujnog izvora sa slike 6.1.d

Tabela 6.2 daje prikaz procedure formiranja topološkog dijagrama odluke imenioca. Naznačeno je kako su formirana kola koja su pridružena pojedinim čvorovima dijagrama, koje su topološke operacije primenjene i iz kojih kola je formirano svako od potkola.

TABELA 6.2 Redukciona procedura za konstruktivnu TDO imenioca kola sa slike 6.1.d

Nivo	D			
1	D_4 $D(Y_4=\text{short})$		D_5 $D(Y_4=\text{open}, Y_5=\text{short})$	
2	D_{43} $D_4(Y_3=\text{short})$	D_{48} $D_4(Y_3=\text{open}, Y_8=\text{short})$	D_{53} $D_5(Y_3=\text{short})$	D_{59} $D_5(Y_3=\text{open}, Y_9=\text{short})$

Tabla 6.3 prikazuje postupak generisanja algebarskog izraza imenioca iz topološkog dijagrama odlučivanja.

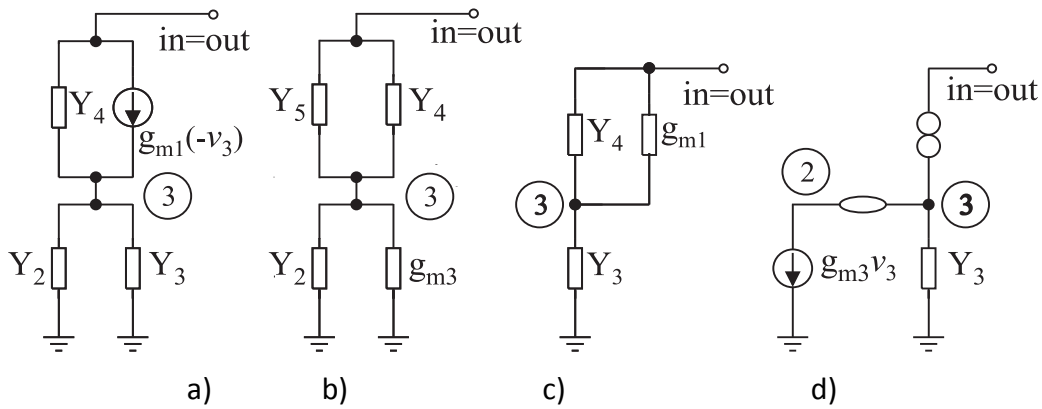
TABELA 6.3 Algebarski izraz imenioca kola sa slike 6.1.d

$D_{43}=Y_1+Y_2+Y_5$	$D_{48}=Y_1+g_{m3}$	$D_{53}=Y_1+Y_2+g_{m1}$	$D_{59}=Y_1+g_{m3}$
$D_4=Y_3 D_{43}+Y_8 D_{48}$		$D_5=Y_3 D_{53}+Y_9 D_{59}$	
$D=Y_4 D_4+Y_5 D_5$			

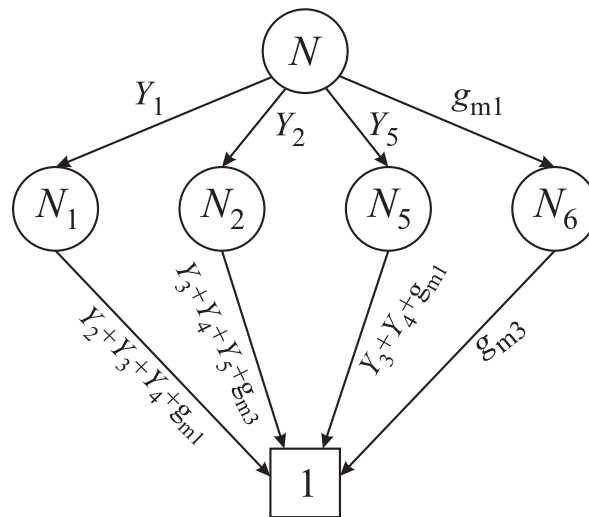
Prilikom statičkog izbora topoloških operacija brojioca lista incidencije ulaznog čvora i lista kontrolisanih elemenata izlaznog čvora ne mogu da predstavljaju skup izlaznih impedansi. Imajući ovu činjenicu u vidu razmatrane su samo liste čvora 2 i čvora 3. Iz tabele 6.1 vidi se da je mogla da bude odabrana jedna od tri liste sa najmanjim brojem elemenata. Odabrana je lista kontrolisanih elemenata čvora dva prema kojoj je $SIA=\{Y_1, Y_2, Y_5, g_{m1}\}$.

Prvo redukciono razlaganje kola sa slike 6.1.d pri generisanju algebarskog izraza brojioca, prema navedenom SIA, rezultuje sa četiri kola čije su šeme prikazane na slici 6.4. U kolu sa slike 6.4.a odstranjena je admitansa Y_5 jer povezuje ulazne priključke. Iz istih razloga u kolu sa slike 6.4.c uklonjen je transkonduktansni pojačavač g_{m3} . Transkonduktansni pojačavači g_{m3} u kolu sa slike 6.4.b i g_{m1} u kolu sa slike 6.4.c promenili su prirodu jer su uzajamno spojeni kontrolišući i kontrolisani pristup generatora.

Slika 6.5 prikazuje kompletan topološki dijagram brojioca. Tabela 6.4 daje proceduru za formiranje TDO brojioca dok je u tabeli 6.5 dat algebarski izraz generisan iz TDO.



Slika 6.4 Električne mreže dobijene prvim redukcionim razlaganjem kola sa slike 6.1.d prilikom generisanja algebarskog izraza brojioca funkcije kola.



Slika 6.5. Topološki dijagram odlučivanja za generisanje brojioca ulazne impedanse Wilson-ovog strujnog izvora.

TABELA 6.4 Redukciona procedura za konstrukciju TDO brojioca kola sa slike 6.1.d

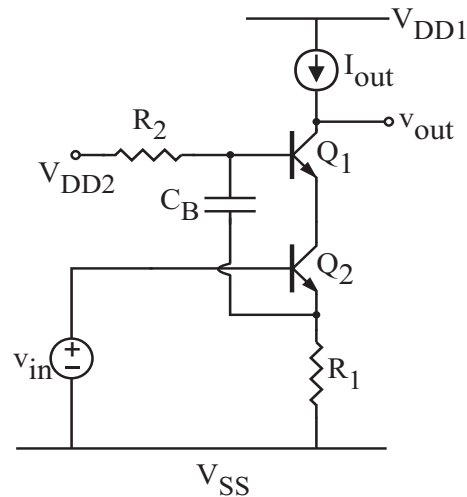
Level	N			
1	N_1 $N(Y_1=short)$	N_2 $N(Y_1=open,$ $Y_2=short)$	N_5 $N(Y_1=open,$ $Y_2=open,$ $Y_5=short)$	N_6 $N(Y_1=open,$ $Y_2=open,$ $Y_5=open,$ $g_{m3}=nulor)$

TABELA 6.5 Algebarski izraz brojioca ulazne impedanse na osnovu TDO sa slike 6.5

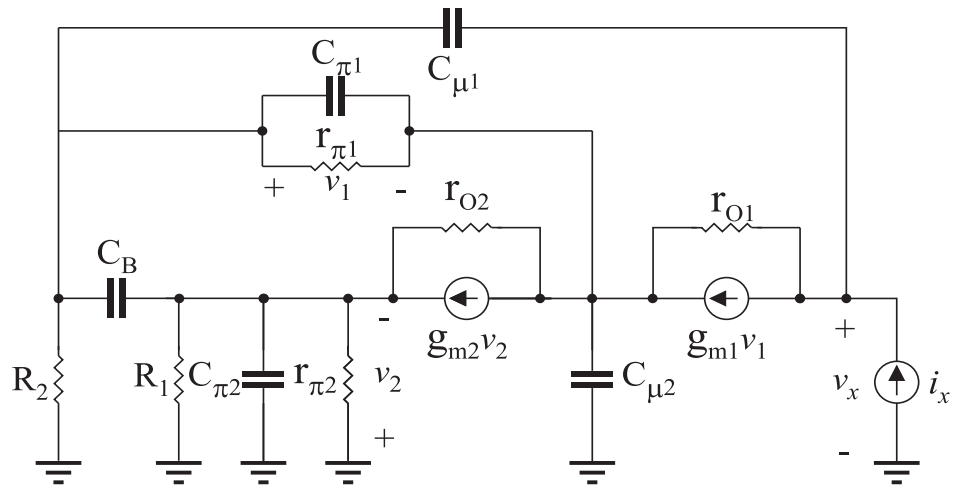
$N_1=Y_2+Y_3+Y_4+g_{m1}$	$N_2=Y_3+Y_4+Y_5+g_{m3}$	$N_5=Y_3+Y_4+g_{m1}$	$N_6=g_{m3}$
$N=Y_1 N_1+Y_2 N_2+Y_5 N_5+g_{m1} N_6$			

Kolo u prethodno razmatranom primeru je male složenosti i ne može da posluži za ilustraciju prednosti dinamičkog izbora topoloških operacija. Ovim primerom ilustrovan je samo postupak statičkog izbora topoloških operacija.

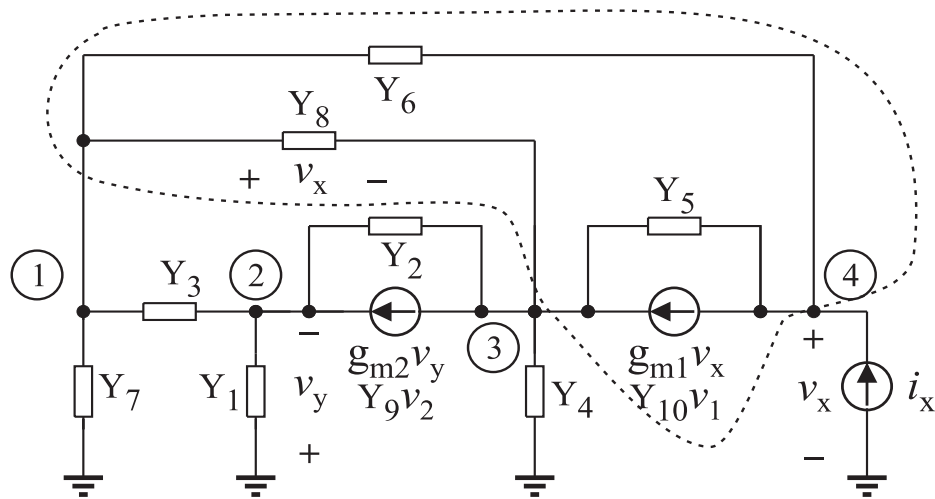
Naredni primer je bipolarni kaskodni pojačavač [Gie_991] prikazan na slici 6.6.a. Slika 6.6.b ilustruje ekvivalentno kolo dobijeno nakon zamene bipolarnih tranzistora modelom za male signale. Kolo je pojednostavljeno uvođenjem ekvivalentnih elemenata za paralelno vezane pasivne dvopole. Uvedene su sledeće oznake za admitanse grana: $Y_1=1/r_{\pi 2}+sC_{\pi 2}+1/R_1$, $Y_2=1/r_{o2}$, $Y_3=sC_B$, $Y_4=sC_{\mu 2}$, $Y_5=1/r_{o1}$, $Y_6=sC_{\mu 1}$, $Y_7=1/R_2$, $Y_8=1/r_{\pi 1}+sC_{\pi 1}$, $Y_9=g_{m2}$ i $Y_{10}=g_{m1}$. Slika 6.6.c prikazuje pojednostavljeno kolo.



a)



b)



c)

Slika. 6.6. a) Bipolarni kaskodni pojačavač; b) Ekvivalentno kolo za male signale; c) Pojednostavljeno ekvivalentno kolo.

Inspekcijom topologije električne mreže sa slike 6.6.c određuje se prvi skup elementa nad kojim se primenjuju topološke operacije. Tabela 6.6 sadrži liste elemenata koji su incidentni sa pojedinim čvorovima kola, kao i liste elemenata čije struje su kontrolisane potencijalom odgovarajućeg čvora. Prema algoritmu za statički izbor topoloških operacija SIA je lista sa najmanjim brojem elemenata, a to je za konkretan primer lista kontrolisanih elemenata čvora 4, koja sadrži dva elementa.

TABELA 6.6 *Liste elemenata pridružene čvorovima kola sa slike 6.6.c*

čvor	Lista incidentnih elemenata		Lista kontrolisanih elemenata	
	Skup admitansi	broj admitansi	Skup admitansi	broj admitansi
1	$\{Y_3, Y_6, Y_7, Y_8\}$	4	$\{Y_3, Y_6, Y_7, Y_8, g_{m1}\}$	5
2	$\{Y_1, Y_2, Y_3, g_{m2}\}$	4	$\{Y_1, Y_2, Y_3, g_{m2}\}$	4
3	$\{Y_2, Y_4, Y_5, Y_8, g_{m1}, g_{m2}\}$	6	$\{Y_2, Y_4, Y_5, Y_8, g_{m1}\}$	5
4	$\{Y_5, Y_6, g_{m1}\}$	3	$\{Y_5, Y_6\}$	2

Ukoliko se primenjuje postupak dinamičkog izbora topoloških operacija, razmatraju se isključivo incidentne liste, a ne i liste kontrolisanih elemenata čvorova. Prema ovom kriterijumu odabrana je lista incidentnih elemenata čvora 4 za skup izdvojenih admitansi. Početno kolo dinamičkog izbora predstavljaće originalno kolo, prikazano na slici 6.6.c. Isprekidanom linijom izdvojeno je potkolo dinamičkog izbora admitansi. Interni čvor ovog potkola je čvor 4. Potkolo obuhvata sledeće elemente: Y_5, Y_6, Y_8, g_{m1} .

Topološki dijagram odlučivanja koji odgovara kolu sa slike 6.6.c prikazan je na slici 6.7. Dijagram je konstruisan u skladu sa sledećim koracima redukcije:

Nivo 1

$$D_0 = D(Y_{10} = \text{nullor}); D_5 = D(Y_{10} = \text{open}, Y_5 = \text{short}); D_6 = D(Y_{10} = \text{open}, Y_5 = \text{open}, Y_6 = \text{short})$$

Nivo 2

$$D_{06} = D_0(Y_6 = \text{short}); D_{67} = D_6(Y_8 = \text{open}; Y_7 = \text{short});$$

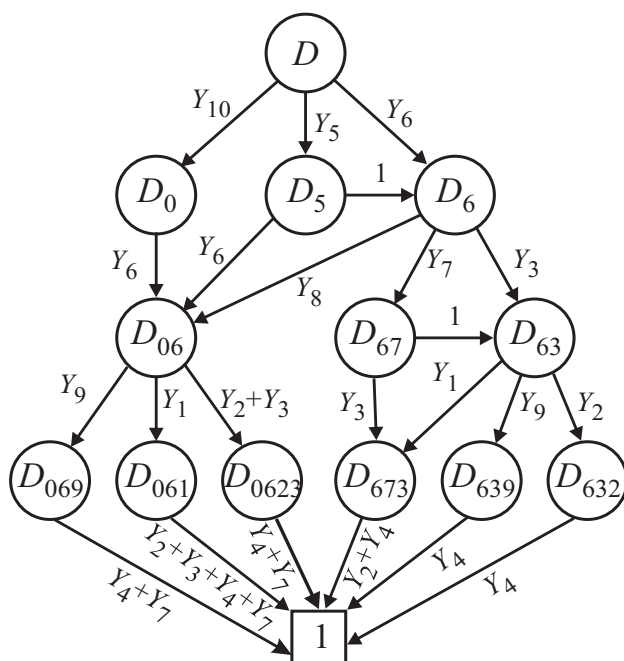
$$D_{63} = D_6(Y_8 = \text{open}; Y_7 = \text{open}, Y_3 = \text{short})$$

Nivo 3

$$D_{069} = D_{06}(Y_9 = \text{nullor}); D_{061} = D_{06}(Y_9 = \text{open}, Y_1 = \text{short}); D_{0623} = D_{06}(Y_9 = \text{open}, Y_1 = \text{open}, Y_{23} = \text{short})$$

$$D_{673} = D_{67}(Y_3 = \text{short}); D_{639} = D_{63}(Y_1 = \text{open}, Y_9 = \text{nullor}); D_{632} = D_{63}(Y_1 = \text{open}, Y_9 = \text{open}, Y_2 = \text{short}).$$

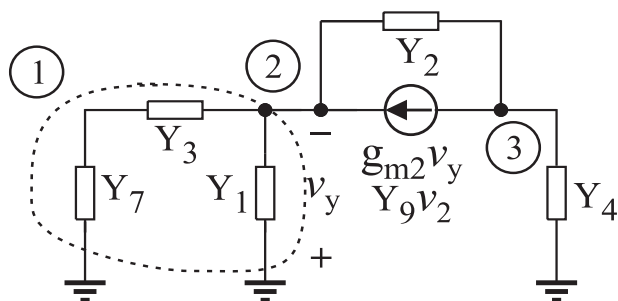
U opisu kola koji je pridružen čvoru dijagrama D_{0623} , simbol Y_{23} predstavlja sumu admitansi $Y_2 + Y_3$.



Slika 6.7. Topološki dijagram odlučivanja imenioca kola sa slike 6.6.c konstruisan primenom algoritma za dinamički izbora topoloških operacija.

Za kola koja su pridružena čvorovima dijagrama D_0 , D_5 i D_6 primenjuje se dinamički algoritam za izbor topoloških operacija. Završna kola dinamičkog izbora su kola dodeljena ČD D_{06} kao i kolo pridruženo D_6 nakon eliminacije admitanse Y_8 .

Kolo pridruženo čvoru dijagrama D_6 nakon eliminacije admitnase Y_8 predstavlja početno kolo dinamičkog izbora. Šema ovog kola data je na slici 6.8. Isprekidanom linijom uokvireno je potkolo dinamičkog izbora. Dinamički algoritam za izbor topoloških operacija primenjen je za kolo dodeljeno čvoru D_{67} i delimično za kolo pridruženo čvoru D_{63} .



Slika 6.8. Kolo pridruženo čvoru dijagrama D_6 nakon eliminacije grane Y_8 .

Algebarski izraz imenioca generisan iz grafa sa slike 6.8 sadži 14 množenja, 15 sabiranja i 13 jednačina.

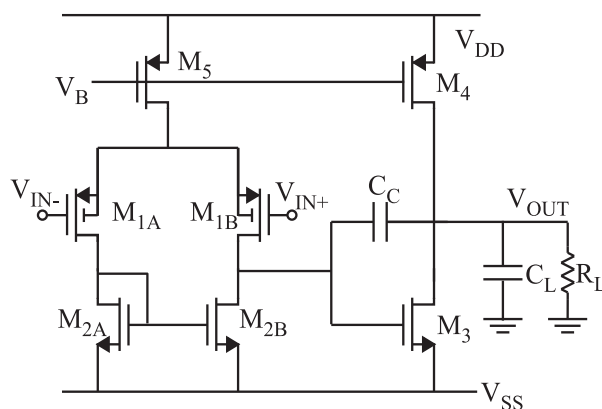
Na istom primeru razmatran je i efekat dinamičkog izbora topoloških operacija. Ukoliko se ne primenjuje dinamičko preuređenje topoloških operacija broj aritmetičkih operacija bi porastao na 25 množenja i 38 sabiranja. Iako je ovaj ilustrativni primer relativno mali, dovoljan je da bi se pokazao značaj dinamičkog preuređenja.

7. Eksperimentalni rezultati

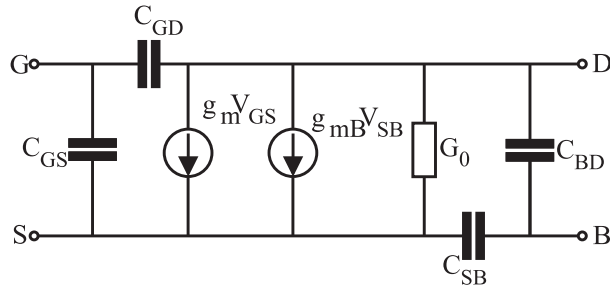
Postupak simboličke analize elektronskih kola koji je opisan u disertaciji kao i niz tehnika koje doprinose poboljšanju efikasnosti metoda implementirani su u vidu simboličkog simulatora u C++ programskom jeziku. U ovom poglavlju prikazani su rezultati primene TDO metoda na skupu kola za koja se raspolaže relevantnim podacima za poređenje rezultata simulacije dobijenih primenom simboličkih simulatora drugih autora [Kon_986, Has_993, Has_995, Djo_001, Tan_000, Shi_000, Tan_005, Gie_991]. Rezultati su upoređivani sa DDD metodom i SCAPP simboličkim simulatorom [Djo_010b]. Skup kola na kojima je primenjen postupak izložen u disertaciji čine:

- CMOS operacioni pojačavač (Slika 7.1) [Shi_000, Gie_991],
- Lestvica (Slika 7.5) [Kon_986, Has_995, Shi_000, Gie_991],
- Aktivni filter propusnik niskih frekvencija (Slika 7.2) [Tan_000, Tan_005],
- Aktivni filter propusnik opsega (Slika 7.3) [Kon_986, Has_993, Has_995, Djo_001, Tan_000, Tan_005, Gie_991],
- Filter sa promenljivom stanja (State variable filter) (Slika 7.4) [Tan_005].

Prvo analizirano kolo je dvostepeni transkonduktanski CMOS operacioni pojačavač sa Milerovom kompenzacijom [Gie_991], prikazan na slici 7.1a. Korišćeni model tranzistora za naizmenični signal prikazan je na slici 7.1.b. Za ovo kolo određuje se analitički izraz diferencijalnog pojačanja.



a)

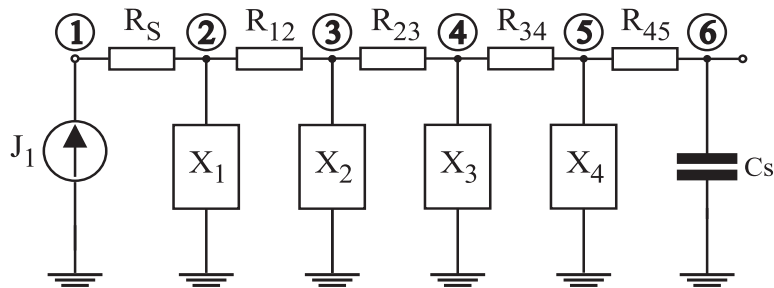


b)

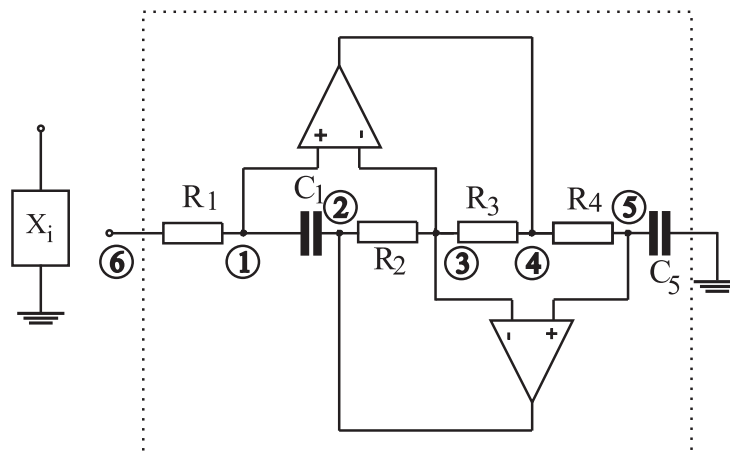
Slika 7.1. a) CMOS operacioni pojačavač sa Milerovom kompenzacijom

b) Model tranzistora za naizmenični signal korišćen za analizu kola sa slike 7.1.a

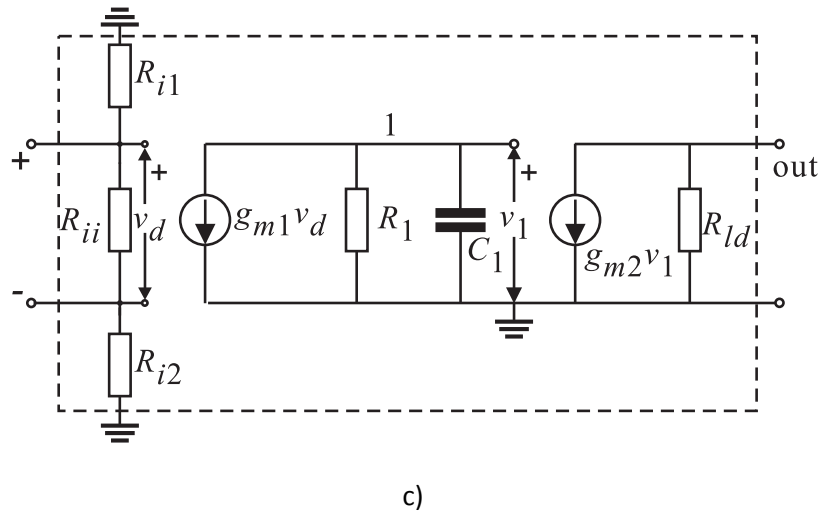
Sledeći primer je filter propusnik niskih frekvencija čija je šema data na slici 7.2. Dvopoli označeni sa X_1 - X_4 predstavljaju četiri identične frekvencijski zavisne negativne otpornosti (FDNR). Električna šema ovih dvopola prikazana je na slici 7.2.b. Operacioni pojačavači u potkolima FDNR modelirani su linearnim makromodelom prikazanim na slici 7.2.c [Tan_000].



a)

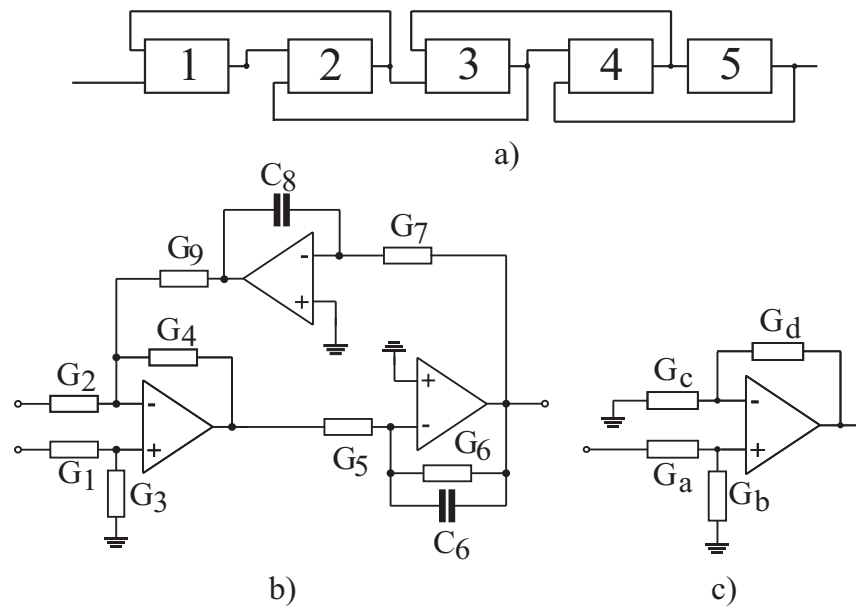


b)

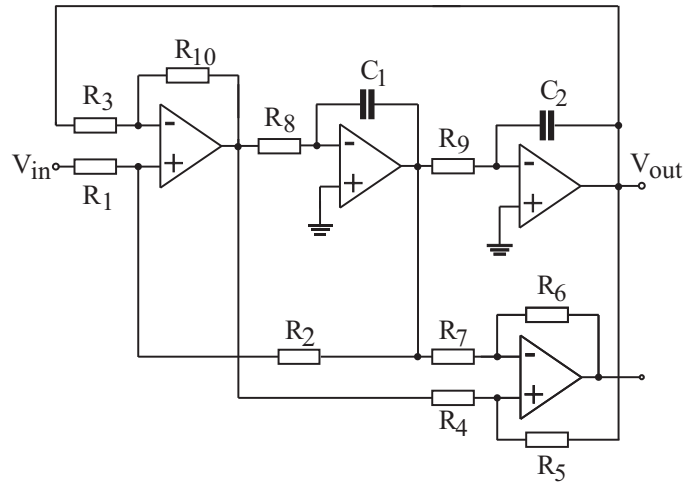


Slika 7.2 a) Filtar propusnik niskih frekvencija zasnovan na primeni frekvencijski zavisne negativne otpornosti; b) Struktura frekvencijski zavisne negativne otpornosti (FDNR), blok X_i ; c) Model operacionog pojačavača unutar FDNR.

Slika 7.3 prikazuje filtar propusnik opsega koji je često korišćen kao referentni primer za poređenje simboličkih simulatora [Kon_986, Has_993, Has_995, Djo_001, Tan_000, Tan_005, Gie991]. Kolo je podeljeno na pet podmreža čije uzajamne veze su prikazane na blok šemi 7.3.a. Četiri od ovih pet potkola sa oznakama 1-4 imaju identičnu topologiju koja je prikazana na na slici 7.3.b. Potkolo sa indeksom 5 predstavlja neinvertujući pojačavač čija je šema prikazana na slici 7.3.c. Za sve operacione pojačavače je primenjen isti model kao u prethodnom primeru.



Slika 7.3 Filtar propusnik opsega a) Osnovni blok dijagram; b) Struktura blokova 1, 2, 3 i 4; c) Struktura bloka 5



Slika 7.4. Filtar sa promenjivom stanja.

TDO metod testiran je i na rezistivnoj lestvičanstoj električnoj mreži sa 7, 21 i 100 sekcija. Na slici 7.5 prikazana je električna šema lestvice sa n sekcija. Za ova kola postoje publikovani rezultati analize većeg broja simboličkih simulatora.

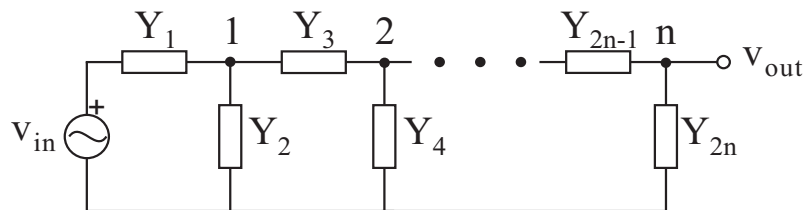
Slika 7.5. Kolo lestvice sa n sekcija.

TABELA 7.1. Poređenje TDO metoda sa metodima SCAPP i DDD

naziv kola	#čvorova	SCAPP			DDD			TDD		
		Mul.	Add.	Eq.	Mul.	Add.	Eq.	Mul.	Add.	Eq.
FDNR	6				39	39	39	35	39	43
Miller Opamp	7	36	60	44	51	51	51	37	55	39
ladder 7	9	36	25	46	26	26	26	25	15	22
ladder 21	23	116	79	140	84	84	84	81	57	78
ladder 100	102	594	398	697	398	398	398	397	294	394

Rezultati simulacija su sumirani u tabeli 7.1. Tabela sadrži karakteristike rezultata simulacije tri simbolička simulatora, SCAP, DDD i TDO. Poređenje je dato u funkciji od kompaktnosti generisanih izraza. Svi rezultati navedeni u tabeli publikovani su u [Tan_000, Shi_000]. U tabeli je naveden broj operacija množenja, sabiranja, kao i broj jednačina u rezultujućem izrazu. Kolona 2 daje kompleksnost analiziranih kola izraženu u funkciji broja čvorova. Kolone 3, 4 i 5 opisuju rezultate simulatora SCAPP, DDD metoda i TDO metoda, respektivno. Svaka od ovih kolona je podeljena u tri potkolone koje predstavljaju broj množenja (*Mul.*), sabiranja (*Add.*) i jednačina (*Eq.*) u generisanim algebarskim izrazima funkcije kola. Prikazani rezultati za DDD metod zasnivaju se na tvrdnji da svaki ČD uvodi jedno množenje i jedno sabiranje u faktorizovani algebarski izraz [Shi_000]. Prezentovani rezultati ne uključuju množenje kompleksnom frekvencijom.

Na osnovu tabele 7.1 može se zaključiti da novi topološki zasnovani metod, koji je predmet ove disertacije, daje rezultate koji su uporedivi sa skoro publikovanim, najsuperiornijim matričnim metodima. U nekim primerima je dobijen i manji broji množenja u analitičkim izrazima dok broj sabiranja i jednačina (broj simbola) varira od slučaja do slučaja ali je u blagom porastu. S obzirom da su relativno mali, svi primeri u Tabeli 7.1 su analizirani bez hijerarhijske dekompozicije.

Kola aktivnih filtera (propusnika opsega i propusnika niskih frekvencija) analizirana su primenom hijerarhijske dekompozicije pri čemu su korišćene regularnosti koje postoje u strukturi ovih kola. Prikazani rezultati simulacije ova dva kola predstavljaju ukupan broj čvorova dijagrama potrebnih za celokupnu hijerarhijsku simboličku analizu. Tabela 7.2 prikazuje uporedo rezultate hijerarhijske simboličke analize DDD i TDD zasnovanog simboličkog simulatora.

TABELA 7.2. Statistika hijerarhijske simboličke analize DDD i TDO zasnovanog simulatora

naziv kola	DDD	TDD		
		Mul.	Add.	Eq.
FDNR	39	35	39	43
Low-pass	58	54	53	62
Band-pass	173	165	106	153
State. Var.	682	304	229	214

Podaci za DDD simulaciju dva aktivna filtra preuzeti su iz [Tan_000], dok su rezultati sa filter sa promenljivom stanja preuzeti iz [Tan_005].

Sudeći prema broju množenja i sabiranja u svim navedenim primerima očigledno je da se TDO metodom generiše prenosna funkcija u kompaktnijem obliku. U slučaju NF filtra, broj

simbola je blago povećan (od 58 na 62) ali je broj aritmetičkih operacija umanjem za 4 množenja i 5 sabiranja. Rezultati dobijeni za state varialbe filter pokazuju povećanu kompaktnost za više od dva puta. Primena hijerarhijske dekompozicije omogućava simboličku analizu složenih električnih mreža. Efekat hijerarhijske dekompozicije strogo zavisi od načina na koji je kolo podeljeno. Nažalost za rezulate u tabeli 7.2 nije bilo informacija o načinu na koji je primenjena dekompozicija prilikom primene DDD postupka.

Rezultati simulacija nedvosmisleno pokazuju da prezentovana topološki orijentisana procedura zaslužuje punu pažnju i ulaganje u dalji razvoj. Metodi za analizu kola zasnovani na primeni Feussnerovog postupka koji su do sada publikovani u literaturi [Feu_902, Dmy_002] ne navode efikasnost postupka niti rezultate simulacija. Očigledno je da je postupak razvoja ovih metoda ostao u domenu teorije. Iskustvo na razvoju i implementaciji metoda opisanog u disertaciji potvrđuju da se ovaj nivo efikasnosti postupka postiže tek primenom koncepta topološkog dijagram odlučivanja, kojim se eliminiše redundantnost u algebarskim izrazima.

8. Zaključak

Predmet ove disertacije jeste razvoj i implementacija originalnog metoda za simboličku analizu elektronskih kola koji omogućava direktno generisanje analitičkog izraza funkcije kola u faktorizovanom obliku. Specifičnost predloženog pristupa u odnosu na većinu aktuelnih metoda SA jeste da je u potpunosti topološki orijentisan. Generisanje simboličke funkcije kola zasniva se na topološkoj inspekciji električne mreže i dodeli graničnih vrednosti pojedinim parametrima kola. Postupak polazi od činjenice da je funkcija kola racionalna po kompleksnoj frekvenciji i bilinearna po parametrima kola.

Metod opisan u disertaciji predstavlja razradu Feussner-ov postupka čija je osnovna ideja da se analiza složenog električnog kola svede na analizu kola manje složenosti uklanjanjem ili kratkospajanjem određene grane električne mreže [Feu_902]. Feussner-ova ideja nije privukla veće interesovanje naučne javnosti pre svega zbog nepostojanja procedure prema kojoj bi se na sistematičan način rekurzivno primenjivala operacija razlaganja kola. Nedostatak sistematičnog pristupa u analizi kola veće složenosti u originalnom radu i ne čudi kada se ima u vidu da je taj rad publikovan pre više od jednog veka kada nije ni postojao problem automatizacije postupaka za analizu složenih elektronskih kola.

Za razliku od matricnih metoda u postupku koji je opisan u disertaciji nema potrebe za generisanjem matrice sistema jednačina i razvojem determinanti, već se analiza kola obavlja direktnom manipulacijom nad netlistom. Metod primenjuje tri jednostavne operacije nad topologijom kola. Njima se redukuje kompleksnost električne mreže od originalne topologije sve do pojedinih elemenata kola. Redukcija kola se zasniva na dodeli ekstremnih vrednosti admitansama elemenata. Dodela beskonačne vrednosti admitansi ($Y \rightarrow \infty$) predstavlja ekstrakciju admitanse iz algebarskog izraza a sa aspekta topologije njoj odgovaraju topološka operacija kratkospajanja u slučaju pasivnog dvopola ili zamena elementa nulorom u slučaju transkonduktansnog pojačavča. Treća operacija je eliminacija simbola iz polinoma funkcije kola ($Y \rightarrow 0$), odnosno odstranjivanje elementa iz opisa kola.

Primarni cilj simboličke analize koja rezultuje u faktorizovanoj formi funkcije kola je generisanje izraza u što kompaktnijem obliku. Ovo je veoma važno s obzirom da su simbolički izrazi namenjeni za višestruke algebarske kalkulacije sa promenjenim vrednostima parametara. Što je izraz kompaktniji, broj množenja i sabiranja unutar njega je manji, a time je i njegova primena efikasnija. Zato se kao glavno merilo kvaliteta metoda SA posmatra broj aritmetičkih operacija, množenja i sabiranja, kao i broj simbola koji figuriše u izrazu funkcije kola.

Procedura od koje ključno zavisi kompaktnost rezultata predloženog metoda je algoritam za određivanje redosleda procesiranja parametara mreže u postupku redukcije kola. Cilj je da se primenom ovog postupka generiše TDO sa minimalnim brojem čvorova za zadati opis kola. Inspekcijom topologije kola procenjuje se koja je minimalna grupa admitansi za jedan korak redukcije kola. Ova procedura nazvana je *statički izbor topoloških operacija* jer ne zavisi od opisa ostalih kola generisanih tokom formiranja TDO.

Pokazano je da se kompaktnost TDO može dodatno povećati ukoliko se odabere redosled topoloških operacija koji pospešuje formiranje ČD sa identičnim sadržajem. Ova tehnika za određivanje redosleda topoloških operacija polazi od činjenice da je nakon jednog koraka redukcije po elementima koji su odabrani statičkim algoritmom generisano više kola vrlo slične konfiguracije. Naime, sve promene u odnosu na početno kolo nastale su u neposrednoj okolini istog čvora kola. Sasvim prirodno se nameće, kao najbolje rešenje, da se iskoriste preklapanja koja postoje u opisima novodobijenih kola, odnosno u izrazima funkcija kola. Kontinualana primena topoloških operacija nad elementima kola u istom delu električne mreže povećava verovatnoću da se generišu identična kola. Ovim postupkom se na sistematičan način koriste preklapanja koja postoje unutar delova izraza funkcije kola, odnosno efikasno se eliminiše redundantnost u faktorizovanom izrazu. Selekcija topoloških operacija zavisi od prethodnih koraka redukcije kola tako da je algoritam nazvan *dinamički izbor topoloških operacija*.

Jedan od najznačajnijih problema u simboličkoj analizi elektronskih kola predstavlja realizacija potiranja unutar analitičkog izraza funkcije kola, kako suma tako i količnika. Prvi značajniji prilog ovom problemu dao je Kirchhoff [Kir_847] uvođenjem topološkog postupka za analizu električnih kola pod nazivom numeracija stabla. Ovim metodom generiše se funkcija kola u razvijenom kanoničnom obliku. Nešto kasnije je Feussner predložio metod za simboličku analizu pasivnih kola koji kao rezultat takođe daje kanoničan izraz [Feu_902]. Ovaj metod umesto numeracije grupa grana kola, primenjuje redukciju kola razmatranjem jedne po jedne grane kola. Značajna karakteristika metoda SA koji je opisan u ovoj disertaciji jeste da se razvojem generisanog faktorizovanog izraza funkcije kola dobija kanoničan izraz.

Jedno od bitnih svojstava novog metoda je primena grafovske predstave funkcije kola. Grafovski prikaz funkcije kola konstruiše se isključivo inspekcijom topologije analizirane električne mreže na osnovu čega je grafu dat naziv topološki dijagram odlučivanja. Pod terminom „odlučivanje“ podrazumeva se izbor redosleda kojim se elementi kola procesiraju u toku postupku generisanja izraza funkcije kola i razlaganja početnog kola na kola manje složenosti. Prednost prikaza algebarskog izraza u formi grafa ili dijagrama ogleda se u povećanoj efikasnosti manipulacije dobijenim rešenjima. Ovo je posebno značajno kada se ima u vidu da su postupci za obradu aritmetičkih izraza u faktorizovanom obliku komplikovani i zahtevaju dugo vreme procesiranja.

Značajna razlika između grafovskog prikaza funkcije kola u TDO i grafovskog prikaza najzapaženijeg do sada publikovanog matričnog metoda, DDD, jeste da grane dijagrama predstavljaju admitanse elemenata kola a ne elemente admitantsne matrice. Na ovaj način je novim tipom dijagrama odlučivanja unapređena manipulacija analitičkim izrazom funkcije kola. Time se, na primer, otvara mogućnost jednostavnijeg izračunavanja osetljivosti u simboličkom obliku i pospešuju postupci za optimizaciju kola ili za analizu i sintezu tolerancija.

Eksperimentalni rezultati na nizu referentnih primera na kojima su autori drugih metoda proveravali njihovu efikasnost pokazuju da je predloženi metod uporediv sa najsuperiornijim matričnim postupcima, DDD, SCAPP. Predloženi postupak simboličke analize električnih mreža u određenim slučajevima generiše kompaktnije analitičke izraze funkcije kola u odnosu na matrične metode zahvaljujući prednostima koje pruža topološki pristup. Kompaktnost izraza merena je u funkciji od broja množenja, sabiranja i simbola u generisanim analitičkim izrazima funkcije kola.

Generisanje simboličke funkcije kola direktno iz opisa kola obezbeđuje dodatne mogućnosti za unapređenje analize, kroz inspekciju topologija električnih mreža formiranih tokom postupka, od kojih će ovde biti navedene najznačajnije.

- Automatsko prepoznavanje identičnih kola i korišćenje regularnosti u topologiji kola otvaraju mogućnost sistematske eksploatacije preklapanja između simbolčkih izraza, čime bi se konačni rezultat učinio još kompaktnijim.
- Simbolička analiza kola zasnovana na generisanju TDO veoma je pogodna za podelu kola. Svaki novi TDO čvor, predstavlja kolo sa redukovanom topologijom u kojoj je veći broj grana eliminisan, čime je otvorena mogućnost da se primeni koncept podele kola.
- Hijerarhijska struktura TDO otvara mogućnost paralelizacije u toku postupka generisanja funkcije kola. Ovo će biti predmet budućih istraživanja. Izloženi postupak je veoma pogodan za paralelnu obradu podataka pri čemu bi se distribuirale instrukcije i podaci o podmrežama ili grupama podmreža po procesorima kod multiprocesorskih sistema.
- Ceo tok generisanja simboličkog izraza funkcije kola predstavlja obradu opisa kola (netlista) dobijenih tokom analize. Na ovaj način otvorena je mogućnost da se u svim generisanim kolima primene transformacije električnih kola (Teverenova i Nortonova teorema, Y- Δ transformacija, ekvivalentna kola četvoropola). Pojednostavlјivanje opisa kola povećava kompaktnost TDO i generisanih analitičkih izraza.

Jedan od predmeta dalјih istraživanja biće integracija metoda opisanog u disertaciji i matričnih postupaka. Rezultati analiza nedvosmisleno pokazuju da predloženi metod u analizi

manjih kola daje podjednako dobre rezultate kao i najzapaženiji matični metodi. Topološki pristup otvara velike mogućnosti u unapređenju postupka analize, ali u isto vreme dodatne procedure dodatno komplikuju postupak što nije poželjno u slučaju analize složenijih električnih mreža i primenama gde brzina procesiranja igra ključnu ulogu. Alternativno rešenje bila bi kombinacija matičnog i topološkog postupka. Logično se nameće potreba da se odredi nivo hijerarhije do kojeg se isplati korišćenje topoloških odnosno matičnih metoda.

Razvoj softvera za analizu kola postaje sve sofisticiraniji i kompleksniji pri čemu se nameće kao potreba multidisciplinarnost i timski rad. Autor je svestan složenosti problematike opisane u disertaciji iz koje proističe potreba da se sistemskim timskim istraživanjem dublje razrađuje i proučava.

Literatura

- [Car_961] H. J. Carlin and D. C. Youla, "Network synthesis with negative resistors," Proc. IRE, London, 49, No. 5, pp. 475-489, 1961.
- [Car_965] H. J. Carlin, "Singular network elements," *IEEE Trans. Circuit Theory*, vol. CT-11, pp. 67-72, 1965.
- [Cve_986] D. Cvetković, "Teorija grafova i njene primene," Naučna knjiga, Beograd, 1986.
- [Dav_967] A. C. Davies, "The significance of nullators, norators and nullors in active-network theory," *Radio and Electronic Engineer*, Vol. 34, pp. 259-267, 1967.
- [Djo_001a] S. Đorđević, P. Petković, "A hierarchical approach to large circuit symbolic simulation," *Microelectronics Reliability*, Vol. 41, pp. 2041-2049, 2001.
- [Djo_001b] S. Đorđević, "Novi hijerarhijski pristup simboličkoj analizi složenih elektronskih kola," Magistarska teza, Elektronski fakultet, Univerzitet u Nišu, Jugoslavija, 2001.
- [Djo_004] S. Djordjević, P. Petković, "Generation of Factorized Symbolic Network Function by Circuit Topology Reduction," proc. MIEL'04, Niš, pp. 773-776, 2004.
- [Djo_005] S. Đorđević, P. Petković, "Modifikovan metod za generisanje simboličke funkcije složenih elektronskih kola primenom topološkog dijagrama odluke," proc. ETRAN 2005, Vol. I, pp. 103-106, June 2005.
- [Djo_006a] S. Djordjević, P. Petković, "Reordering in Topology Decision Diagram Method for Symbolic Circuit Analysis," proc. MIEL'06, Beograd, Vol. 2, pp. 447-450, 2006.
- [Djo_006b] S. Djordjević, P. Petković, "Poboljšan izbor redosleda ekstrakcije parametara u simboličkoj analizi kola zasnovanoj na topološkom dijagramu odluke," proc. ETRAN 2006, pp. 38-41, 2006.
- [Djo_007] S. Djordjević, "Hijerarhijski pristup simboličkoj analizi kola zasnovan na topološkom dijagramu odluke," ETRAN 2007, proc. on CD, EL1.7, jun 2007.
- [Djo_010a] S. Djordjević, P. M. Petković "Systematic Expression Shearing in Symbolic CMOS Circuits Analysis Based on Topology Reduction," proc. MIEL'10, Niš, pp. 283-286, 2010.
- [Djo_010b] S. Đorđević, P. Petković, "A New Topology Oriented Method for Symbolic Analysis of Electronic Circuits," *Journal of Circuits, Systems, and Computers*, Vol. 19, No. 8, pp. 1-15, 2010.
- [Dmy_002] R. Dmytryshyn, "Modified Feussner's method," proc. SMACD 2002, Sinaja, Romania, pp. 47-52, 2002.
- [Feu_902] W. Feussner, "Über Stromverzweigung in Netzformigen Leitern," *Ann. Phys.*, Leipzig, V.9, pp. 1304-1329, 1902.
- [Gie_991] G. Gielen, W. Sansen, "Symbolic analysis for automated design of analog integrated circuits," Kluwer Academic Publishers, Dordrecht, the Netherlands, 1991.

- [Gie_994] G. Gielen, P. Wambaco, W. Sansen, "Symbolic analysis methods and applications for analog circuits: A tutorial overview," *Proc. of the IEEE*, Vol. 82, No. 2, pp. 286-305, February 1994.
- [Hai_006a] D. G. Haigh, "Analytic approach to nullor transformation for FET circuit synthesis: Part I-Nullator-norator tree transformations," *proc. 2006 IEEE Int. Symp. Circuits Syst.*, pp. 5231-5234, May 2006.
- [Hai_006b] D. G. Haigh, "Analytic approach to nullor transformation for FET circuit synthesis: Part II-Nullator-norator re-pairing and cloning," *proc. 2006 IEEE Int. Symp. Circuits Syst.*, pp. 5235-5238, May 2006.
- [Hai_006c] D. G. Haigh, T. J. W. Clarke, and P. M. Radmore, "A mathematical framework for active circuits based on port equivalence using limit variables," *proc. 2006 IEEE Int. Symp. Circuits Syst.*, pp. 2949-2952, May 2006.
- [Hai_006d] D. G. Haigh, T. J. W. Clarke, and P. M. Radmore, "Symbolic framework for linear active circuits based on port equivalence using limit variables," *IEEE Trans. Circuits Syst. I*, Vol. 53, pp. 2011-2024, Sept. 2006.
- [Hap_974] H. H. Happ, "Diacoptics – The solution of systems problems by tearing," *proc. of IEEE*, Vol. 62, pp. 930-940, July 1974.
- [Has_993] M. M. Hassoun, K. S. McCarville, "Symbolic analysis of large-scale networks using a hierarchical signal flowgraph approach," *J. Analog VLSI Signal Process.*, Vol. 3, pp. 31-42, Jan. 1993.
- [Has_995] M. M. Hassoun, Pen-Min Lin, "A hierarchical network approach to symbolic analysis of large-scale networks" *IEEE Trans. Circuits Syst.*, Vol. 42, pp. 201-211, April 1995.
- [Kir_847] G. Kirchhoff, "Über die Anflösung der Gleichungen, auf welche man bei der Untersuchung der linearen Vertheilung Galvanischer Ströme geführt wird," *Ann. Phys. Chem.*, Vol. 72, pp. 497-508, December 1847.
- [Kon_980] A. Konczykowska and J. Strzyk, "Computer analysis of large signal flowgraphs by hierarchical decomposition method," *proc. European Conf. Circuit Theory Design*, (Warsaw, Poland), pp. 408-413, 1980.
- [Kon_986] J. Strzyk, A. Konczykowska, "Flowgraph analysis of large electronic networks," *IEEE Trans. Circuits Syst.*, Vol. CAS-33, pp. 302-315, 1986.
- [May_957] W. Mayeda and S. Seshu, "Topological formulas for network functions" *Eng. Experimentation Station Bull.* 446, University of Illinois at Urbana, 1957.
- [Pet_986] P. Petković, "Makromodeliranje i simulacija jednosmernih režima u složenim digitalnim CMOS kolima," *Magistarski rad*, Elektronski fakultet, Univerzitet u Nišu, Jugoslavija, 1986.
- [Pet_995] P. Petković, S. Stojilković, V. Litovski, "Factorization algorithm for symbolic circuit analysis," *Electron. Lett.* 1995, Vol. 22, pp. 1026 – 1027, 1995.
- [Rel_995] B. Reljin, "Teorija električnih kola I" *Nauka*, Beograd, 1995.

-
- [Sch_000b] H. Schmid, "Approximating the universal active element," IEEE Trans.Circuits Syst. II, Analog Digit. Signal Process., Vol. 47, No. 11, pp. 1160-1169, Nov. 2000.
- [Shi_000a] C. -J. Shi, X.-D. Tan, "Canonical symbolic analysis of large analog circuits with determinant decision diagrams," IEEE Trans. Computer-Aided Design, Vol. 19, No. 1, pp. 1-18, Jan. 2000.
- [Tan_000] X.-D.Tan and C.-J.Shi, "Hierarchical symbolic analysis of analog integrated circuits via determinant decision diagrams," IEEE Trans.Computer-Aided Design, Vol. 19, pp. 401-412, Apr. 2000.
- [Tan_003] X.-D. Sheldon Tan, C.-J. Richard Shi, "Balanced multilevel multi-way partitioning of analog integrated circuits for hierarchical symbolic analysis," INTEGRATION, the VLSI journal 34, pp. 65-86, 2003.
- [Tan_005] X.-D. Tan, W. Guo, Z. Qi, "Hierarchical approach to exact symbolic analysis of large analog circuits," IEEE Trans. Computer-Aided Design Integr. Circuits Syst., Vol. 24, No. 8, pp. 1241-1250, 2005.
- [Tel_954] B. D. H. Tellegen, "La recherché pour une serie complete délements de circuits indeaux nonlineaires," Rendicoti Semin. Mat. Fis., Milan, Italy, Vol. 25, pp. 134-144, 1954.
- [Tel_966] B. D. H. Tellegen, "On nullators and norators," IEEE Trans. on Circuit Theory, Vol. CT-13, pp. 466-469, Dec. 1966.
- [Uro_003] D. Urošević, "Algoritmi u programskom jeziku C," Mikro knjiga, Beograd, 2003.
- [Weh_995] E. Wehrhanh, "Symbolic Analysis of Large Linear Circuits with the Bilinear-Splitting Transformation," Proc. ISCAS'95, Seattle, pp.2079-2082, April 1995.



Универзитет у Нишу
Универзитетска библиотека

Овај текст је део Дигиталног репозиторијума, јавно је доступан, и може се слободно користити за личне потребе, у образовне и научне сврхе. Ако користите текст, наведите извор.

Комерцијална употреба текста није дозвољена.

University of Niš
University Library

This text is a part of the Digital repository of public domain. Permission is granted for personal, educational and scientific use. If you do use the document, indicate the source.

No permission is granted for commercial use.

